

ALMA MATER STUDIORUM – UNIVERSITÀ DI BOLOGNA
CAMPUS DI CESENA
SCUOLA DI INGEGNERIA E ARCHITETTURA

CORSO DI LAUREA IN INGEGNERIA ELETTRONICA,
INFORMATICA E TELECOMUNICAZIONI

**CARATTERIZZAZIONE DI UN CIRCUITO PER L'ESTRAZIONE
DI CARICA SINCRONA DA TRASDUTTORI PIEZOELETTRICI**

TESI DI LAUREA IN:
ELETTRONICA DEI SISTEMI DIGITALI

Relatore:
Prof. Aldo Romani

Presentata da:
Andrea Mazzotti

Correlatore:
Matteo Filippi

II Sessione

Anno accademico 2012/2013

INDICE

INTRODUZIONE.....	3
CAPITOLO 1. DESCRIZIONE DEL CIRCUITO IN ESAME	4
1.1 IL SENSORE PIEZOELETTRICO	6
1.2 IL RADDRIZZATORE A DOPPIA SEMIONDA	6
1.3 RETE DI CARICA CAPACITA' DI STORAGE.....	7
1.3.1 Schema elettrico di T1:	8
1.3.2 Schema elettrico di T2:	10
1.3.3 Schema elettrico di T3:	10
1.3.4 Schema elettrico di Tatt:	11
1.4 CONVERTITORE DC/DC	11
1.5 RETE PER IL PASSAGGIO ALLA FASE ATTIVA	12
1.6 RILEVATORE DI PICCO.....	13
1.7 GENERATORE DI IMPULSI DI DURATA REGOLABILE	14
1.8 DERIVATORE PASSIVO.....	16
1.9 BISTABILE PER ALZARE IL LIVELLO DI TENSIONE DELL'IMPULSO.....	19
CAPITOLO 2. PROCEDURA DI CARATTERIZZAZIONE E MISURE INIZIALI.....	22
2.1 Misure iniziali.....	27
CAPITOLO 3. MIGLIORAMENTO DEI RISULTATI OTTENUTI.....	29
3.1 RIDURRE LE CAPACITA' DEI DERIVATORI PASSIVI.....	29
3.1.1 Caso R16 regolata troppo piccola:	30
3.1.2 Caso R16 regolata troppo grande:.....	30
3.1.3 Regolazione corretta di R16:.....	31
3.1.4 Misura dopo la modifica	32
3.2 ABBASSARE IL VALORE DI Vlogic CON INVERTER INTEGRATI.....	33
3.3 UTILIZZO DI NmosCTRL1 AL POSTO DI MAX1	34
3.4 RIDUZIONE DI DUE STADI INVERTITORI INTEGRATI	35
3.5 ALZARE IL VALORE DELLA CAPACITA' DI STORAGE	36
3.6 DISCRETIZZARE GLI INVERTITORI CMOS.....	38
3.7 GENERARE RA1 DA PmosCTRL1	40
3.8 RIDUZIONE DEI CONSUMI STATICI E COMPONENTI	43
CONCLUSIONI.....	47
ELENCO FIGURE	49
ELENCO TABELLE	50
BIBLIOGRAFIA	51

INTRODUZIONE

Si cercherà ora di spiegare brevemente quale sia l'argomento trattato in questo elaborato di tesi di laurea e quali siano gli obiettivi prefissati.

Inizialmente viene introdotta una panoramica sulla motivazione della progettazione e della realizzazione di questo circuito convertitore di energia meccanica in elettrica, spiegando perché si sia cercata questa alternativa alla versione già esistente.

Poi si passa allo studio progressivo del convertitore esaminandone le varie parti che lo costituiscono e spiegandone la funzione svolta. Non viene descritta la progettazione nel dettaglio in quanto non è l'argomento principale di questa tesi.

Una volta spiegato e reso chiaro quale sia la funzione implementata, si procede a illustrare il procedimento di misurazione e le modalità di collegamento da effettuare per non riscontrare errori nella misura, quindi si passa all'argomento principale dell'elaborato di tesi: la caratterizzazione della potenza in uscita e del rendimento del convertitore in esame.

Si procede in primo luogo con una caratterizzazione del convertitore in condizioni iniziali, ricavandone un grafico in funzione della tensione imposta in uscita da un apposito circuito chiamato "Energy Meter".

Per provvedere ad alimentare il circuito in esame si usa una tecnica detta "energy harvesting" che consiste nel "raccogliere" carica da sorgenti discontinue e immagazzinarla su di un condensatore. In questo modo infatti si riesce a stabilizzare questa tensione e ad usarla per alimentare piccoli carichi.

Una volta effettuate queste misure iniziali si ragiona sulle possibili ottimizzazioni da effettuare per alzare la curva di rendimento. Individuate alcune possibili modifiche si effettuano le misure per ciascuna modifica, tracciando e confrontando le curve di rendimento rispetto al miglior caso precedente. Essendo questo convertitore alimentato con la tecnica dell'energy harvesting è molto importante operare con bassi consumi, in quanto se questi dovessero risultare troppo elevati, l'intero circuito non riuscirebbe ad autosostenersi. Infatti in ogni momento l'energia consumata per il funzionamento del circuito deve essere inferiore a quella immagazzinata nella capacità, meno quella richiesta dal carico.

Dopo un certo numero di prove di ottimizzazione il circuito si ritiene al massimo del suo possibile funzionamento e si traggono le conclusioni finali confrontando in particolar modo il rendimento del circuito in condizione iniziale e di quello in condizione ottimizzata.

Tutte le misure vengono svolte su un circuito montato su breadboard come in *Figura 1*.

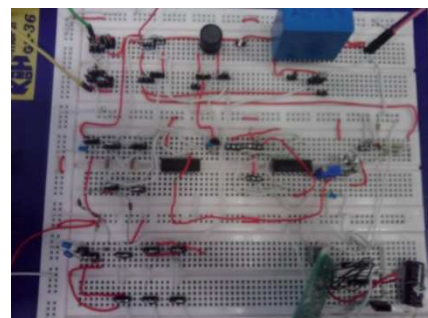


Figura 1: Convertitore montato su breadboard

CAPITOLO 1. DESCRIZIONE DEL CIRCUITO IN ESAME

Il circuito sul quale si effettueranno le misure di rendimento è un convertitore di energia meccanica in energia elettrica, che viene immagazzinata su una capacità che chiameremo C_{storage} . La vibrazione in ingresso è convertita in energia elettrica attraverso un trasduttore piezoelettrico, la cui uscita in tensione viene raddrizzata così da avere solo tensioni positive rispetto alla massa del circuito. La tensione raddrizzata viene poi usata per caricare C_{storage} attraverso un'induttanza commutata. Il circuito oggetto di questa tesi è stato precedentemente sviluppato dai ricercatori del Dipartimento di Ingegneria dell'Energia Elettrica e dell'Informazione "G. Marconi" dell'Università di Bologna – Campus di Cesena. *Cit [1]*

Con questo circuito si dimostra che la conversione dell'energia meccanica proveniente da un trasduttore piezoelettrico può essere fatta in maniera più efficiente se da una pura conversione "passiva" si passa ad una "attiva".

Nel primo caso l'energia proveniente dal piezoelettrico viene raddrizzata e poi usata per caricare una capacità usando solo un diodo.

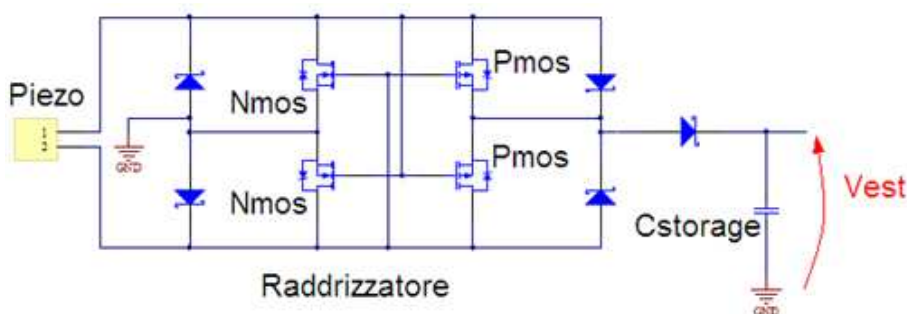


Figura 2: Convertitore passivo

In questo modo il rendimento rimane intorno al 30% anche con tensioni di ingresso molto superiori alle tensioni di soglia del diodo, a causa dell'andamento della curva caratteristica dei diodi stessi.

Per migliorare il rendimento di questo circuito passivo si è pensato di usare degli interruttori a MOSFET comandati in maniera tale da caricare l'induttanza e poi riversare questa energia sulla capacità. Inoltre, una volta accesi, presentano caduta quasi nulla tra Drain e Source per cui da tale punto di vista sono sicuramente più efficienti dei diodi usati nella conversione passiva.

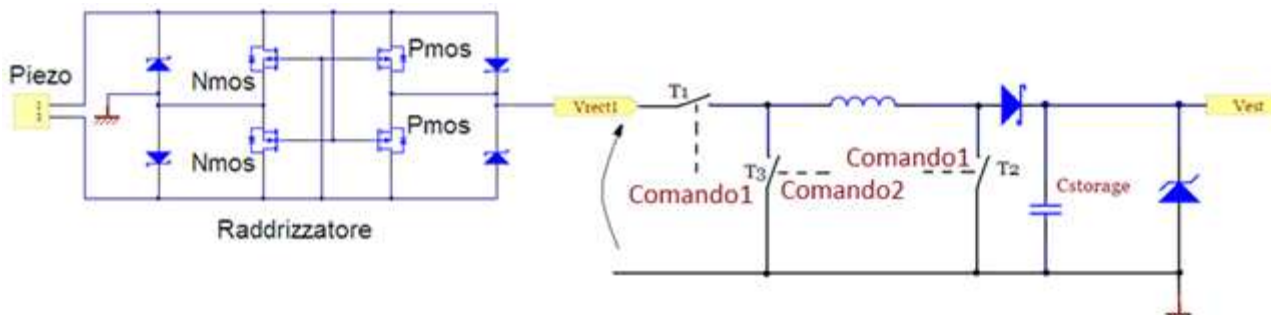


Figura 3: Convertitore attivo

Per poter affermare che il rendimento di conversione, ottenuto in fase attiva, sia migliore si deve comandare i MOSFET senza utilizzare una fonte di energia diversa dal sensore piezoelettrico.

Quindi questo circuito non deve necessitare di una alimentazione esterna, ma deve ricavare la corrente per il suo funzionamento con la tecnica dell'energy harvesting, che consiste nell'immagazzinare su una capacità la carica derivante dal sensore piezoelettrico.

Lo schema a blocchi sul quale inizialmente si è pensato di basarsi, per generare i comandi utili e alimentare le parti necessarie, è mostrato in *Figura 4*.

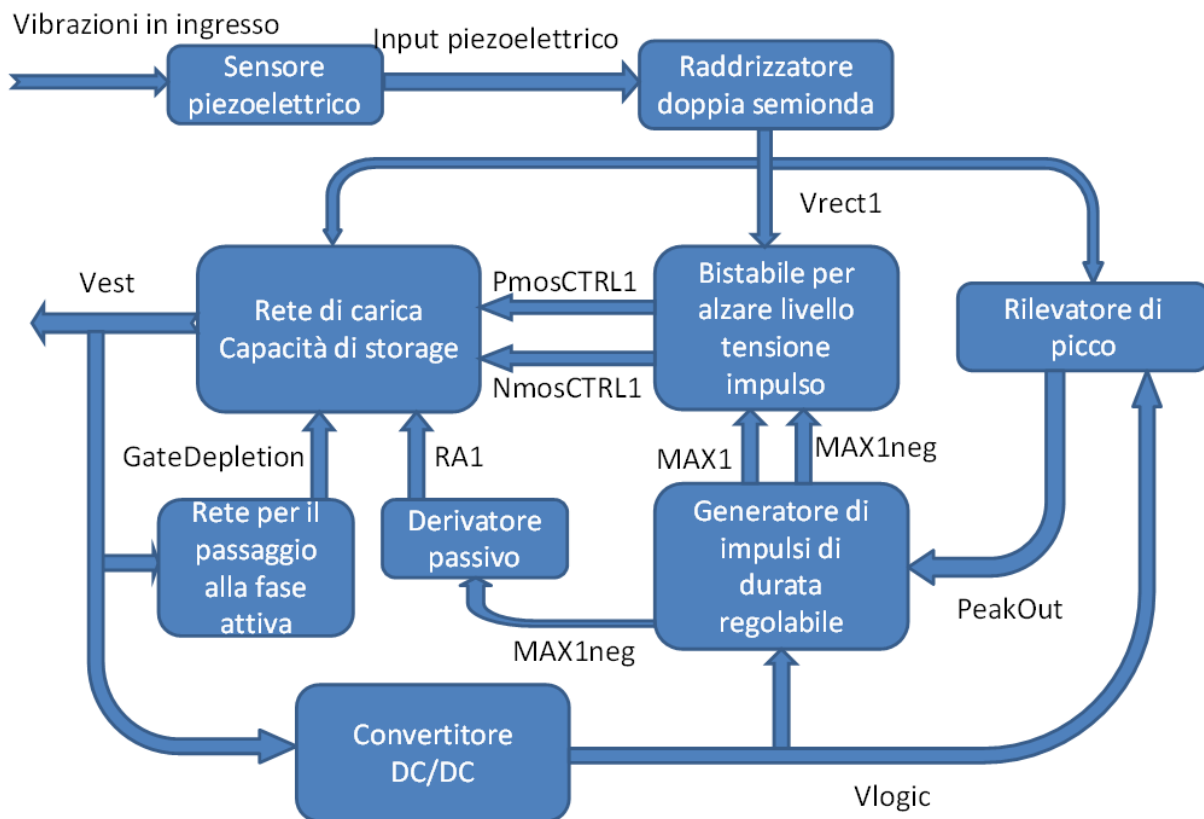


Figura 4: Schema a blocchi convertitore attivo

Il vantaggio, inserendo questa importante modifica, sta proprio nel fatto che, per tensioni di ingresso sufficientemente alte, si passa dalla fase di funzionamento passivo ad una di funzionamento attivo che ha rendimenti di molto superiori.

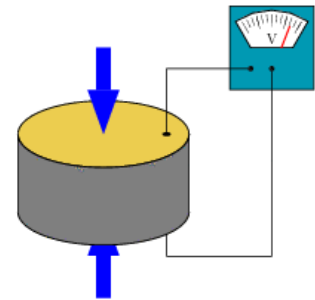
Prima di caratterizzare questo circuito si fa una descrizione del suo funzionamento un blocco alla volta.

1.1 IL SENSORE PIEZOELETTRICO

Il sensore piezoelettrico è un trasduttore da energia meccanica a energia elettrica, espressa con una tensione proporzionale alla sollecitazione meccanica applicata. I terminali di uscita del sensore piezoelettrico in questione rappresentano l'unico ingresso dell'intero circuito, non disponendo esso di una alimentazione esterna.

“La piezoelettricità (la parola deriva dal greco e significa premere, comprimere) è la proprietà di alcuni cristalli di generare una differenza di potenziale quando sono soggetti ad una deformazione meccanica. Il funzionamento di un cristallo piezoelettrico è abbastanza semplice: quando viene applicata una pressione (o decompressione) esterna, si posizionano, sulle facce opposte, cariche di segno opposto. Il cristallo, così, si comporta come un condensatore al quale è stata applicata una differenza di potenziale.

Se le due facce vengono collegate tramite un circuito esterno, viene quindi generata una corrente elettrica detta corrente piezoelettrica.”



“Figura 5: Sensore piezoelettrico”

Cit. [2]

Dalla forma d'onda d'ingresso si dovrà estrarre un'alimentazione e l'energia per caricare la capacità di storage, per tanto è opportuno che la tensione non sia negativa rispetto alla massa relativa del circuito. Per tanto è spiegata la presenza del raddrizzatore a doppia semionda direttamente in cascata al sensore.

1.2 IL RADDRIZZATORE A DOPPIA SEMIONDA

Con questo blocco riportiamo i valori di tensione negativa derivanti dal sensore piezoelettrico in valori positivi. In pratica questo blocco svolge la funzione matematica di valore assoluto della forma d'onda entrante. Per migliorare l'efficienza del raddrizzatore non si è inserito un semplice ponte di diodi, ma si utilizza in parallelo un ponte di MOSFET che è costituito da una coppia di transistori tipo P ed una coppia di tipo N collegati come in *Figura 6*.

Il vantaggio nell'aggiungere il ponte a MOSFET in parallelo è che, per tensioni da raddrizzare superiori alla soglia di accensione, essi conducono ed annullano la tensione di soglia dei diodi portandola a valori pressoché trascurabili.

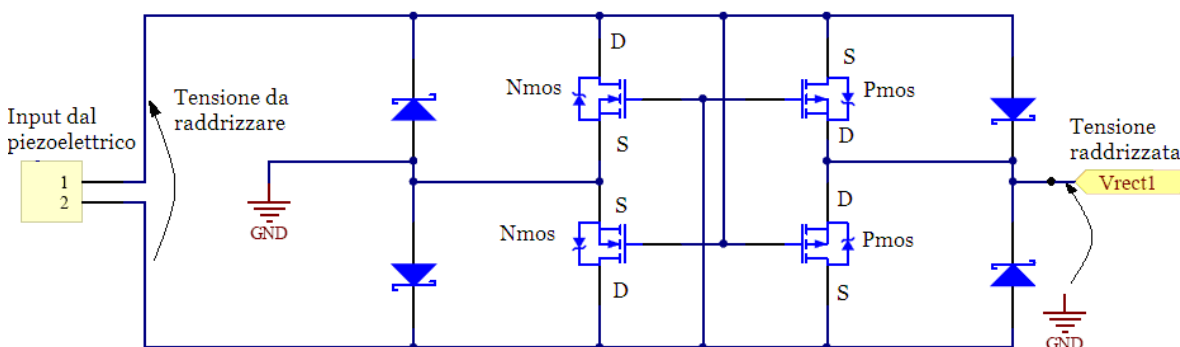


Figura 6: Raddrizzatore a doppia semionda

1.3 RETE DI CARICA CAPACITA' DI STORAGE

La capacità di storage deve accumulare energia fornitagli inizialmente da V_{rect1} in fase passiva, attraverso il diodo e l'interruttore T_{att} , poi in fase attiva estrarla dall'induttanza.

Per raggiungere tale scopo si è pensato di sfruttare il fatto che un generico sensore piezoelettrico è come una piccola capacità, con al suo interno un'energia che dipende dalla sollecitazione a cui è sottoposto e di spostare questa energia, in primo momento sull'induttore (chiudendo gli interruttori T_1 e T_2 e lasciando aperto T_3) e poi riversare questa energia sulla $C_{storage}$ (chiudendo l'interruttore T_3 e aprendo T_1 e T_2). Tale operazione viene effettuata in corrispondenza dei massimi locali di tensione. Questa metodologia viene denominata: estrazione sincrona di carica elettrica.

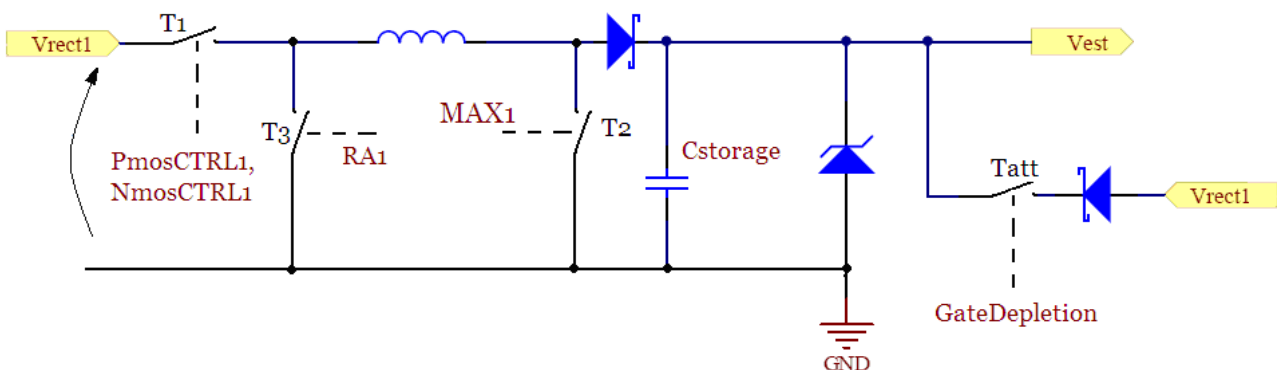


Figura 7: Rete di carica della capacità di storage

Questo blocco ha più di un ingresso tra i quali c'è V_{rect1} dal quale si estrae l'energia per caricare la capacità di storage fino ad ottenere una V_{est} sufficiente a far partire la fase attiva di conversione. Una volta raggiunto il valore di 3V in maniera "passiva" si azionerà tutta la parte "attiva" del circuito in quanto, per funzionare, il convertitore DC/DC ha bisogno di almeno 2.7V.

Il diodo Zener serve per proteggere il circuito da eventuali malfunzionamenti, mantenendo la tensione V_{est} al di sotto di un livello di sicurezza tale per cui non si rischia di bruciare il condensatore $C_{storage}$.

Gli altri ingressi di questo circuito servono a comandare correttamente gli interruttori T_1 , T_2 , T_3 , T_{att} che sono realizzati a MOSFET. Il GateDepletion è un comando che serve per effettuare la commutazione dalla fase passiva a quella attiva e come gli altri deriva da parti del circuito che verranno illustrate più avanti.

Per una descrizione più dettagliata si possono esaminare singolarmente le realizzazioni pratiche degli interruttori sopra citati.

1.3.1 Schema elettrico di T_1 :

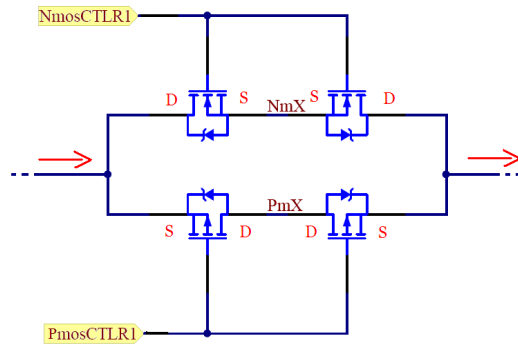


Figura 8: Schema elettrico dell'interruttore T_1

Si tratta di un interruttore analogico a pass transistor complementari in cui i lati sono attivati contemporaneamente da comandi che sono uno il negato dell'altro.

I due comandi derivano da un'altra parte del circuito, il bistabile che serve a portare il livello di tensione dell'impulso fino al valore attualmente più alto tra V_{rect1} e V_{est} chiamato V_{dcvsl} così da permettere che i MOSFET abbiano una tensione V_{GS} superiore alla soglia quando sia necessario.

Si è reso indispensabile inserire in parallelo sia Nmos che Pmos per riuscire a coprire l'intera escursione del nodo di uscita, richiesta per un corretto funzionamento.

Infatti gli Nmos presentano una soglia maggiore di zero per cui non riescono a caricare il nodo di uscita fino al valore massimo che dovrebbe raggiungere in quanto, avvicinandosi a tale zona, tendono a spegnersi.

Per accendere un Nmos si comanda sul gate una tensione a livello alto (V_{dcvsl}) così che, qualunque tensione sul source che non superi $V_{dcvsl} - V_{th}$, lo mantenga acceso.



Figura 10: Transcaratteristica Nmos

Gli Nmos rimangono accesi fin quando è presente una $V_{GS} \geq V_{th}$ con valori intorno a 1.2V. Chiaramente la separazione tra zona di interdizione e saturazione non è definita nettamente. Mentre V_{GS} cala verso la soglia, l'Nmos comincia condurre sempre meno corrente fino a spegnersi del tutto. Questo perché il nodo di uscita (source) si sta caricando ed il comando NmosCTRL1 (gate) rimane allo stesso livello di tensione alto.

Quindi il problema è che gli Nmos non riescono a caricare il nodo di uscita dell'interruttore T_1 fino al massimo della sua escursione (V_{dcvsl}), mentre invece non hanno problemi a scaricarlo fino ad una tensione nulla.

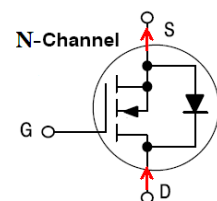


Figura 9: Simbolo Nmos

I Pmos invece hanno una tensione di soglia negativa per cui non hanno problemi a caricare il nodo di uscita fino al massimo dell'escursione alta.

Per accendere un Pmos si comanda sul gate una tensione nulla così che qualunque tensione sul source, che superi $|V_{th}|$, lo mantiene acceso.

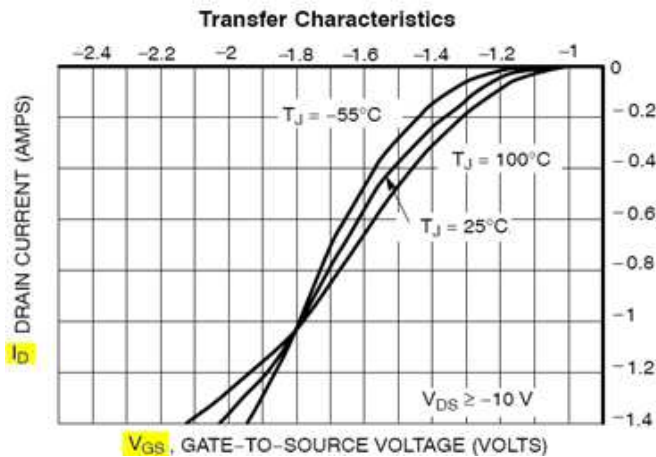


Figura 12: Transcaratteristica Pmos

I Pmos rimangono accesi fino a quando è presente una $V_{GS} \leq V_{th}$ con valori intorno a -1,2V. Come sempre la separazione tra zona di interdizione e di saturazione non è definita nettamente. Mentre V_{GS} cresce verso la soglia il Pmos comincia condurre sempre meno corrente fino a spegnersi del tutto, questo perché il nodo di ingresso (source) si sta scaricando ed il comando PmosCTRL1 (gate) rimane allo stesso livello di tensione nullo.

Quindi si risolve il problema dato che i Pmos riescono a caricare il nodo di uscita dell'interruttore T_1 fino al massimo (V_{devsl}), mentre invece hanno problemi a scaricarlo fino ad una tensione nulla, ma per questo si è constatato che vanno bene gli Nmos.

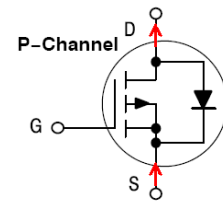


Figura 11: Simbolo Pmos

Quindi inserendo in parallelo sia Pmos che Nmos si risolve il problema della copertura dell'escursione di tensione desiderata per il nodo di uscita (LX1) dall'interruttore T_1 .

Inoltre non è sufficiente inserire un solo Pmos o un solo Nmos su ciascuno dei due rami ma ne servono due collegati rispettivamente con i drain e source in comune. Se non si usassero due MOSFET su ogni ramo, le correnti di leakage potrebbero scorrere in senso contrario attraverso i diodi parassiti di bulk, scaricando l'uscita. Il rischio, se non si inserisse l'accorgimento sopra menzionato, sta nel fatto che la corrente "immagazzinata" nell'induttanza tornerebbe in parte anche verso monte invece di riversarsi sulla $C_{storage}$.

1.3.2 Schema elettrico di T₂:

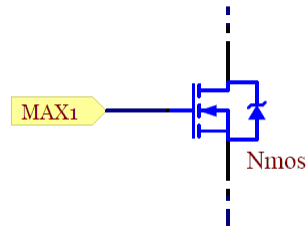


Figura 13: Schema elettrico dell'interruttore T2

In questo caso si tratta di un semplice transistor Nmos che, per essere comandato correttamente, necessita di un livello di tensione sufficientemente alto da superare la soglia di accensione.

Tanto più il livello di tensione per comandarlo raggiunge valori alti, tanto più il MOSFET si comporta come un interruttore ideale.

1.3.3 Schema elettrico di T₃:

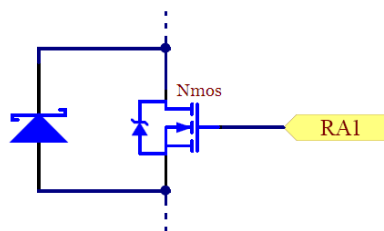


Figura 14: Schema elettrico dell'interruttore T3

Anche in questo caso si tratta di un semplice Nmos che però è comandato da un segnale che si attiva di seguito a quelli degli altri interruttori (per chiarimenti vedi Figura 15). Come generare questo e gli altri comandi sarà spiegato in seguito.

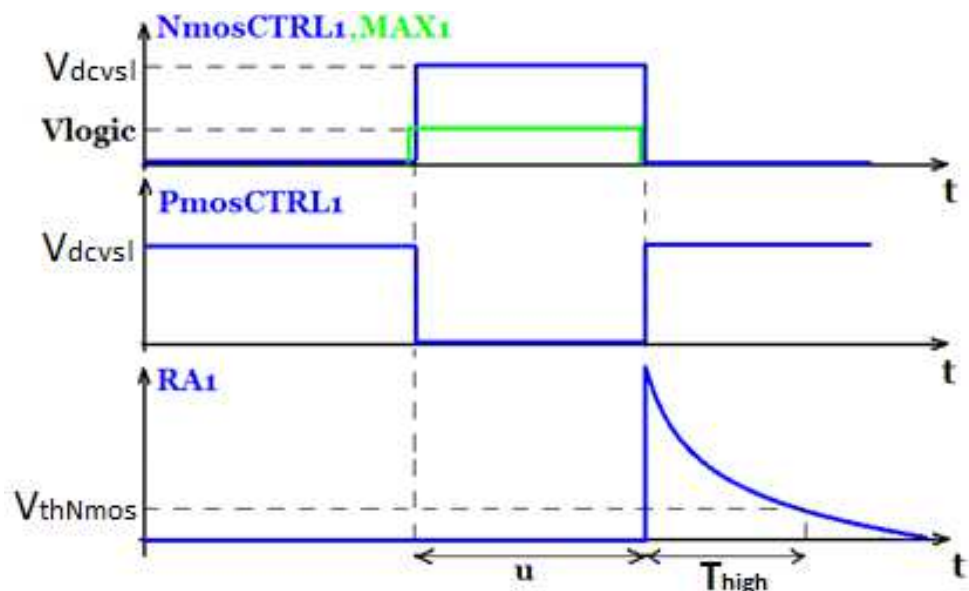


Figura 15: Grafico andamento NmosCTRL1, PmosCTRL1, MAX1, RA1

Inoltre, come sicurezza, è presente un diodo che, messo in parallelo all'interruttore, protegge da eventuali picchi di corrente richiesti dall'induttore subito a valle di questo stadio, così da non bruciare il MOSFET quando quest'ultimo non sia ancora acceso del tutto.

1.3.4 Schema elettrico di T_{att} :

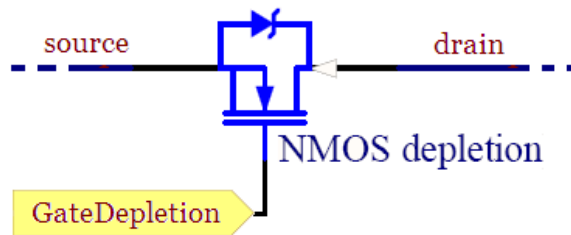


Figura 16: Schema elettrico T_{att}

In questo caso l'interruttore è realizzato mediante un MOSFET di tipo "depletion" (svuotamento) il quale in assenza di comando ha il canale di collegamento tra drain e source attivo. Applicando un segnale opportuno al gate si può disattivare il contatto in questione. Quando viene applicata una tensione sufficientemente alta positiva sul morsetto di gate di un MOSFET depletion, il canale si svuota di elettroni che sono necessari alla conduzione interrompendosi.

1.4 CONVERTITORE DC/DC

Per ragioni di fermezza dell'alimentazione interna e per non avere tensioni troppo alte ad alimentare le porte logiche, è necessario inserire un convertitore DC/DC che trasformi la tensione sul condensatore $C_{storage}$ accumulata in una tensione stabile e ridotta ad un valore di circa 2,5V.

Lo schema elettrico dei componenti usati nell'intorno dell'integrato convertitore viene suggerito dal datasheet del componente stesso ed il loro dimensionamento è calcolato secondo le specifiche che vogliamo ottenere.

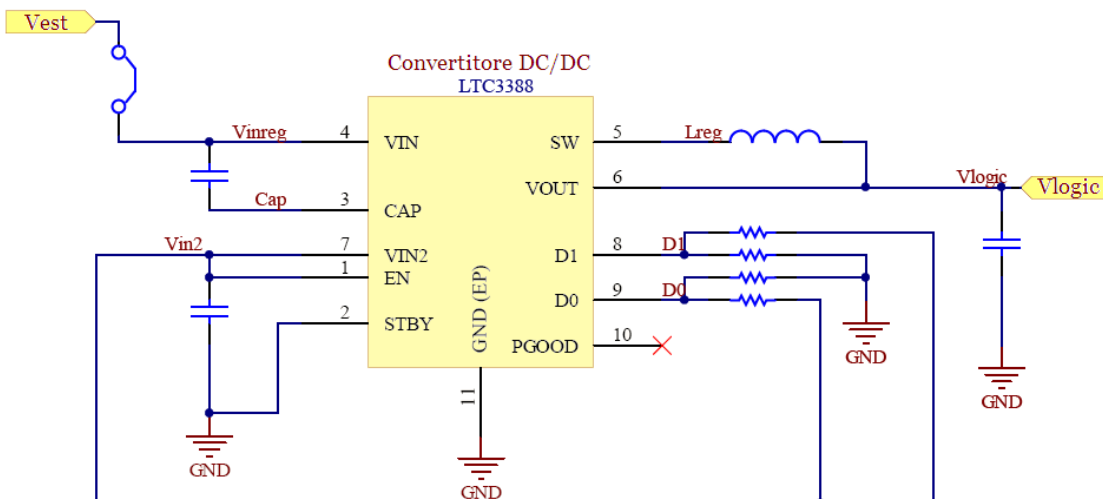


Figura 17: Schema elettrico convertitore DC/DC

In base alla tensione che si vuole ottenere in uscita si modificano i collegamenti di D1 e D0 e così facendo si può selezionare una delle quattro possibili tra 2.5, 1.8, 1.5, 1.2V.

1.5 RETE PER IL PASSAGGIO ALLA FASE ATTIVA

Si esamina adesso la parte di questo circuito che permette di comandare l'interruttore T_{att} il quale segna il passaggio dalla fase di funzionamento "passiva" a quella "attiva".

Questo circuito deve riconoscere quando la carica del condensatore di storage (V_{est}) è abbastanza alta e comandare l'inizio della fase attiva. Raggiunge il suo scopo generando un gradino di tensione che, da un livello alto passa ad un livello basso (0V) disattivando così l'Nmos depletion. Per comprendere il funzionamento bisogna ricordare che la tensione sul source del MOSFET, è la tensione V_{est} e quello che conta per accenderlo o spegnerlo è la differenza di tensione $V_{gate} - V_{source}$.

La soglia che V_{est} deve superare per poter iniziare la fase attiva si stabilisce inserendo un certo numero di diodi che aggiungono la loro caduta di tensione a quella di accensione del Pmos.

$$V_{soglia} = V_{\gamma} * n^{\circ}diodi + |V_{thPmos}|$$

Tuttavia, la caduta di tensione sui diodi non può essere considerata la loro tensione di soglia, ma dipende dalla corrente che vi scorre.

Come al solito, in questi casi, la cosa migliore è effettuare alcune prove con il circuito montato, stabilendo quanti diodi siano necessari per un corretto funzionamento.

In cascata al Pmos vengono posti dei condensatori al fine di stabilizzare il valore di tensione da raggiungere ed evitare picchi di tensione. Di seguito è inserita una serie di 3 invertitori per meglio definire il fronte di salita del gradino. Gli invertitori sono realizzati con tecnologia CMOS. A valle la loro uscita è portata al gate del MOSFET depletion oltre che in retroazione ad un derivatore passivo interno il quale ha il compito di stabilizzare la commutazione evitando una serie di piccoli impulsi che "sporcheranno" il gradino di tensione.

Nello schema elettrico di *Figura 18* possiamo vedere tutte le parti descritte sopra.

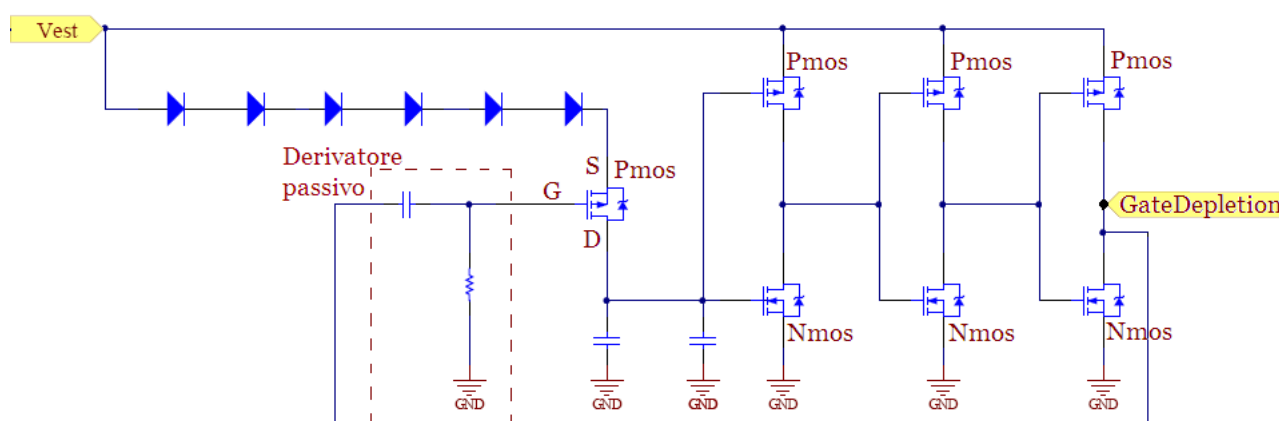


Figura 18: Schema elettrico della rete per il passaggio alla fase attiva

1.6 RILEVATORE DI PICCO

Si tratta di una parte del circuito che riconosce il presentarsi di un picco nella vibrazione su V_{rect1} e genera un gradino di tensione in risposta, così da poter avviare il processo di carica della $C_{storage}$.

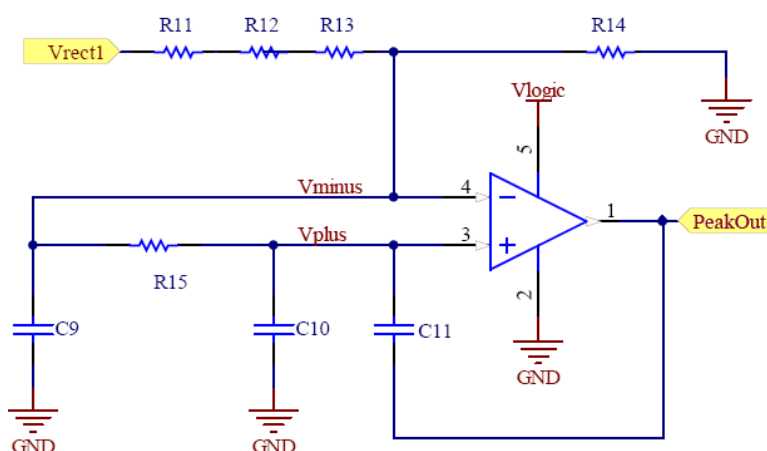


Figura 19: Schema elettrico del rilevatore di picco

Per ottenere questo risultato si parte dalla tensione V_{rect1} riducendone il valore tramite un partitore di resistenze così da poterlo elaborare con un amplificatore operazionale alimentato con V_{logic} . Si ottiene così una tensione denominata V_{minus} la quale viene collegata all'ingresso invertente dell'amplificatore operazionale. Al morsetto non invertente invece si invia una versione di V_{minus} ritardata di un tempo molto piccolo chiamata V_{plus} .

Per generare la versione ritardata si usa un semplice filtro RC, così da ottenere un piccolo ritardo che dipende dalla componente frequenziale in ingresso, trattandosi di un passa basso con diagramma di Bode tipico di un filtro del primo ordine.

L'uscita dell'amplificatore operazionale genera un fronte positivo quando V_{plus} supera V_{minus} , cioè proprio in corrispondenza del picco su V_{rect1} (vedi grafico di Figura 20).

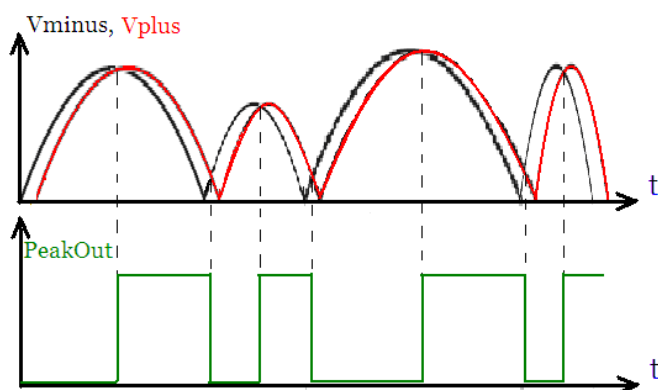


Figura 20: Grafico di V_{minus} , V_{plus} , $PeakOut$

Inoltre, per garantire che non ci siano rimbalzi nel gradino di tensione, viene inserito in retroazione positiva un condensatore che, quando avviene il superamento, assicuri un maggiore divario tra le tensioni V_{minus} e V_{plus} . Il principio su cui si basa è lo stesso del derivatore passivo (vedi il capitolo 1.8).

1.7 GENERATORE DI IMPULSI DI DURATA REGOLABILE

Si tratta un blocco costituito da: un derivatore passivo con costante di tempo regolata tramite un trimmer e uno stabilizzatore/regolatore della tensione dell'impulso.

La prima parte del generatore di impulsi, come detto, è un derivatore passivo regolabile. Questo viene realizzato con un condensatore ed un trimmer che rimane Non Collegato (NC) in uno dei suoi terminali.

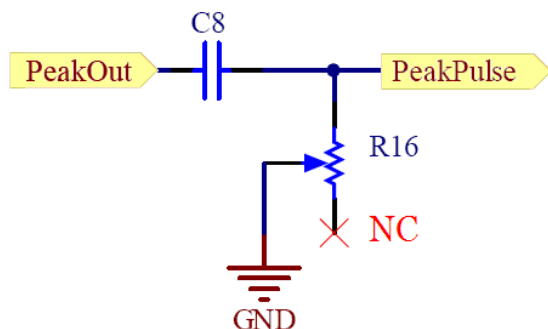


Figura 21: Schema elettrico della 1^a parte del gen. di imp. di durata regolabile

Come abbiamo visto la funzione di questo circuito è quella di derivare il segnale d'ingresso, che in questo caso è PeakOut. Il segnale PeakPulse sarà composto da una serie di impulsi di ampiezza molto elevata che si attenuano con una costante di tempo data da $R_{16} \cdot C_8$ dove posso controllare il valore di R_{16} ruotando la manopola del trimmer.

Graficamente:

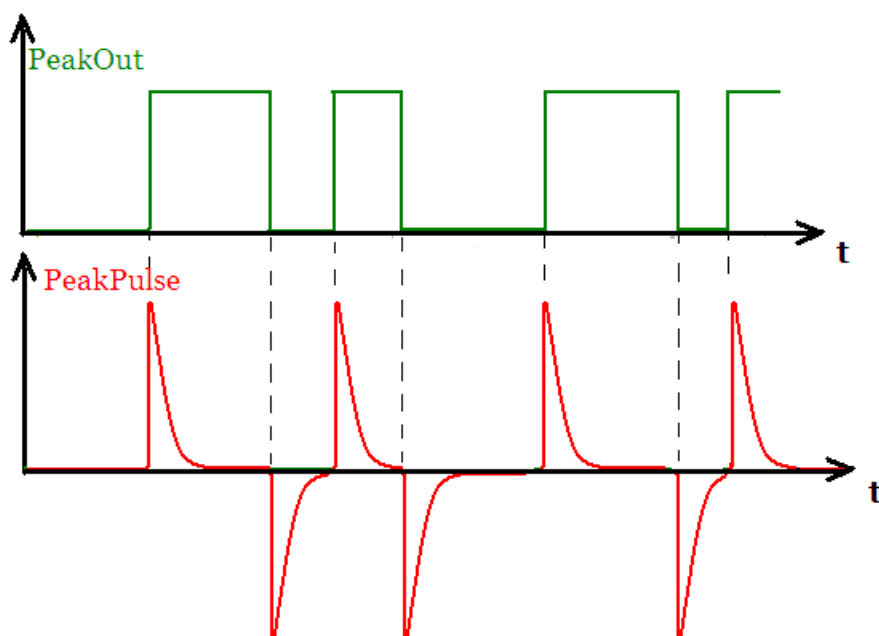


Figura 22: Grafico di PeakOut e PeakPulse

Il transitorio di scarica che seguono le curve, è descritto nel capitolo del derivatore passivo (1.8).

In seguito il segnale **PeakPulse** viene passato ad una serie di inverter integrati in un chip unico che hanno il compito di stabilizzare i fronti dell'impulso non rettangolare e di meglio definire il suo livello di tensione portandolo a V_{logic} .

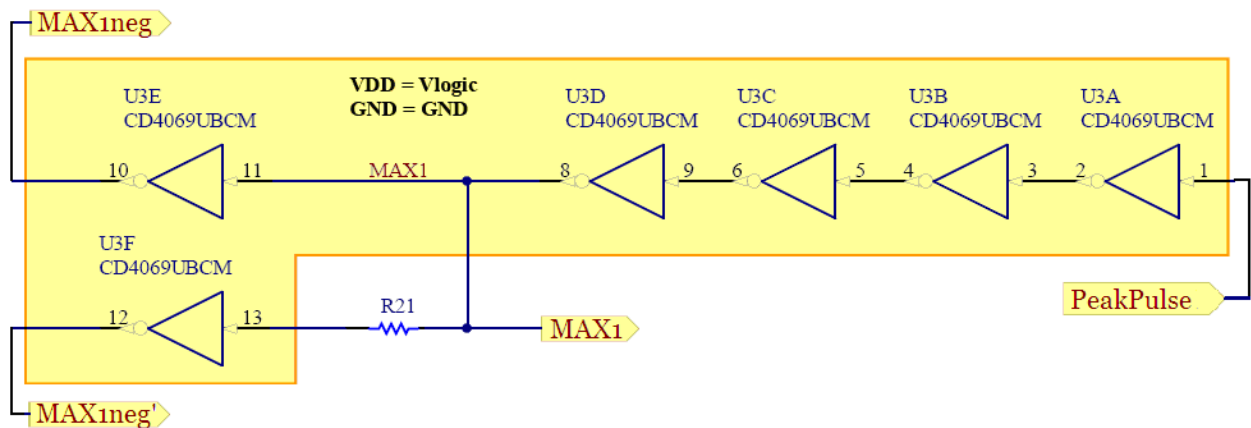


Figura 23: Schema elettrico della 2^a parte del gen. di imp. di durata regolabile

In questo modo si ottengono da **PeakOut** (composto da impulsi di durata casuale che iniziano in corrispondenza del picco della vibrazione) due dei comandi utili per comandare i mosfet che sono **MAX1** e **MAX1neg**. Questi sono costituiti da impulsi rettangolari che iniziano sempre in corrispondenza del picco, ma che hanno durata costante regolabile tramite il trimmer.

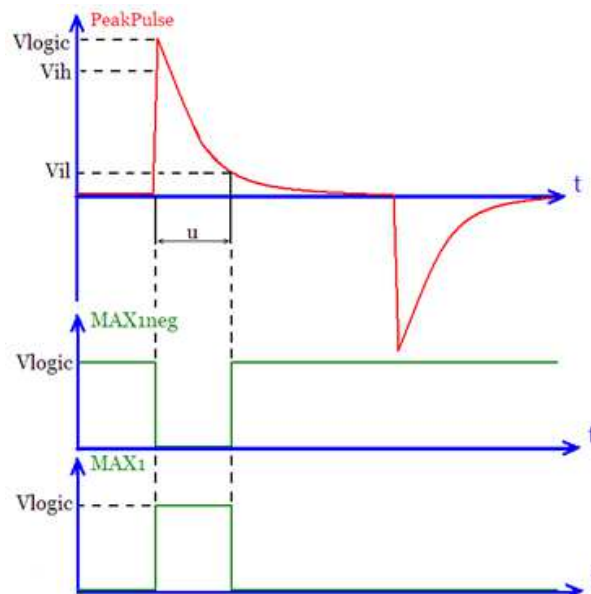


Figura 24: Grafico di **PeakPulse**, **MAX1neg** e **MAX1**

Il funzionamento si basa sul fatto che l'inverter commuta l'uscita ogni qual volta l'ingresso attraversi la soglia logica corrispondente alla transizione in atto.

Infatti l'inverter generalmente definisce due tensioni di soglia delle quali, una definisce quando l'ingresso è considerato a livello logico alto (V_{ih}), mentre l'altra quando è considerato a livello logico basso (V_{il}).

All'inizio del picco PeakPulse, la commutazione è quasi istantanea poi in base al valore regolato sul trimmer la successiva commutazione avviene dopo un tempo che può essere calcolato.

$$V_{il} = V_{logic} * e^{-\frac{u}{R_{16} * C_8}} \quad \rightarrow \quad u = R_{16} * C_8 * \ln\left(\frac{V_{logic}}{V_{il}}\right)$$

La durata dell'impulso deve essere sufficiente affinché l'energia immagazzinata sul condensatore, che simula il sensore piezoelettrico, possa essere completamente trasferita sull'induttore.

Per cui approssimativamente si può calcolare come tempo di oscillazione tra C_P e L :

$$\omega_0 = \frac{1}{\sqrt{LC_P}} = 2\pi f_0 \quad \rightarrow \quad T_0 = 2\pi\sqrt{LC_P} \rightarrow \quad u \approx \frac{T_0}{4} = \frac{\pi\sqrt{LC_P}}{2} \cong 107\mu sec$$

Si può dunque regolare la durata dell'impulso variando opportunamente la resistenza R_{16} che è quella tra il puntatore ed un terminale del trimmer.

Il livello di tensione di MAX1 e MAX1neg, stabilizzato con livello alto a $V_{logic}=2.5V$, non è tuttavia sufficiente ad accendere i MOSFET Q11, Q12, Q17, Q18, dato che la loro tensione di source può arrivare anche a 10V essendo connessa a Vrect1.

Pertanto si deve ricorrere ad un'altra parte del circuito che realizza un elemento bistabile utile per innalzare il livello di tensione dell'impulso (vedi capitolo 1.9).

1.8 DERIVATORE PASSIVO

Si tratta semplicemente di un circuito costituito da un condensatore e da una resistenza che effettua l'operazione di derivazione sulle forme d'onda entranti. Questo circuito si comporta da filtro passa alto.

Per capire meglio il funzionamento si può ricorrere alla trasformata di Laplace, uno strumento matematico che consente uno studio semplice delle forme d'onda, analizzandole nel dominio delle frequenze e non in quello classico dei tempi.

Questo passaggio di dominio semplifica notevolmente i calcoli e ci consente di trovare le forme d'onda tempo variabili con la risoluzione di derivate ed integrali elementari.

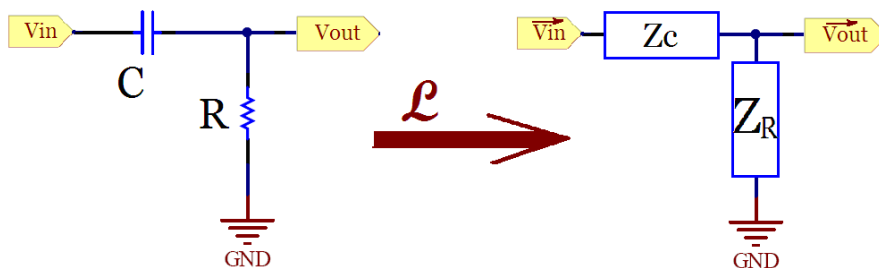


Figura 25: Derivatore passivo ed equivalente di Laplace

In pratica si scompongono i segnali in una successione di infinite componenti spettrali (non essendo segnali periodici) che vengono rappresentati da un fasore la cui ampiezza e fase variano in base alla frequenza in esame. Allo stesso modo i valori dei componenti presenti (quali resistenza, capacità e induttanza) vengono tradotti in variabili complesse (impedenze) che sono invarianti con la frequenza, se si tratta di componenti puramente resistivi, altrimenti presentano una caratteristica spettrale non “bianca” (cioè che dipende dalla frequenza).

Quindi i segnali diventano fasori e i componenti sono caratterizzati da impedenze, ma in entrambi i casi si tratta di numeri complessi.

Ora si può passare a calcolare la funzione di trasferimento di questo blocco (derivatore passivo), che si ottiene con dei semplici conti di serie e parallelo tra impedenze.

In questo caso si tratta di un partitore di impedenze, quindi:

$$H(S) = \frac{R}{R + \frac{1}{SC}} = \frac{R}{S + \frac{1}{RC}} = \frac{R}{S + \frac{1}{\tau}}$$

Che graficamente risulta:

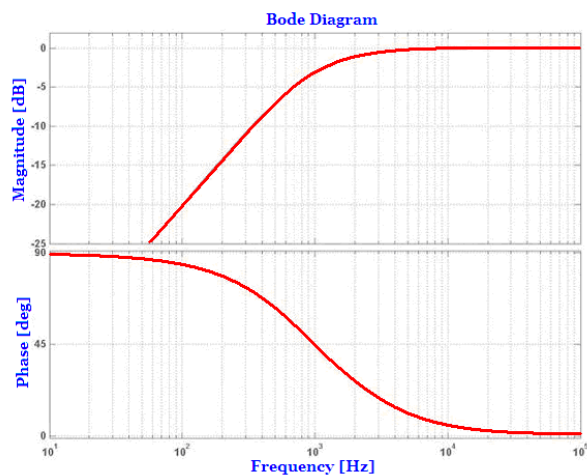


Figura 26: Diagramma di Bode del derivatore passivo

La risposta del blocco derivatore ad un gradino di tensione unitario è la seguente:

$$y(t) = e^{-\frac{t}{\tau}} \quad \text{con } \tau = RC$$

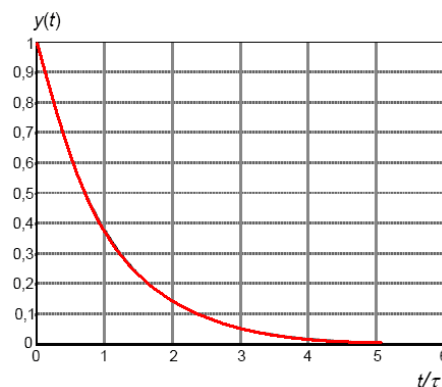


Figura 27: Grafico della risposta temporale del derivatore passivo

Nel caso in questione il nostro derivatore passivo riceve in ingresso impulsi di tensione di ampiezza da 0 a V_{logic} quindi, idealmente, la sua risposta sarà quella visualizzata in *Figura 28*.

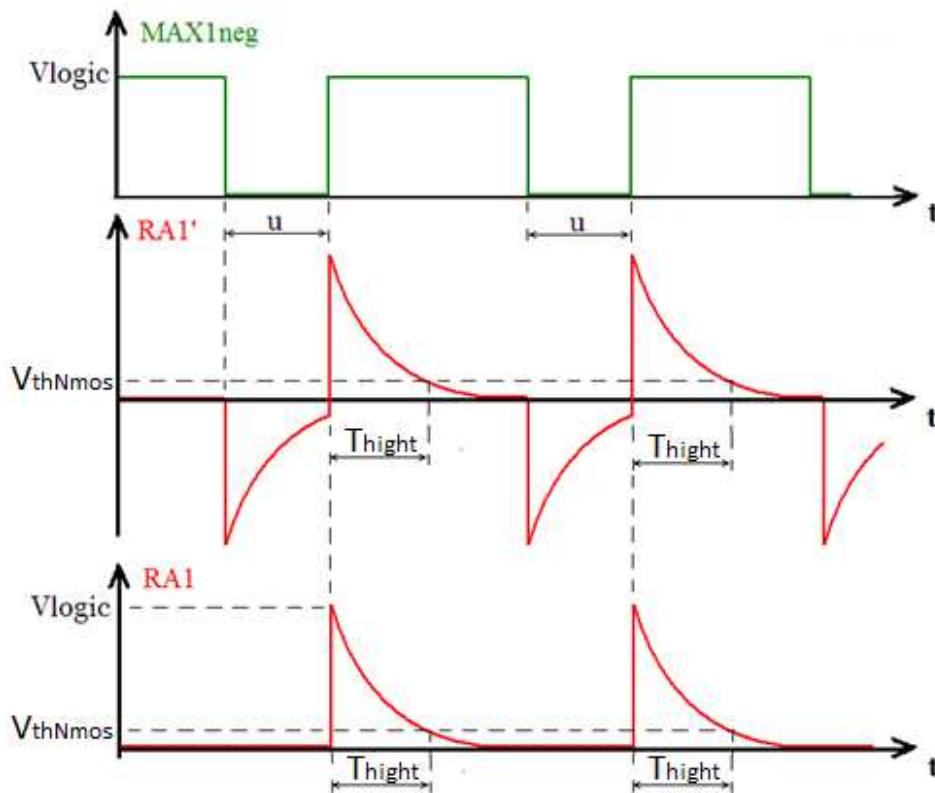


Figura 28: Grafico di MAX1neg, RA1' ed RA1

Il passaggio finale per arrivare a RA1 è dovuto ad un diodo posto in parallelo all'uscita che rimuove i transitori con ampiezza negativa (dovuti ai fronti di discesa dell'impulso MAX1neg) in quanto non interessano la produzione di un comando che agisca dopo il termine dell'impulso di durata " u ".

1.9 BISTABILE PER ALZARE IL LIVELLO DI TENSIONE DELL'IMPULSO

Si tratta di uno schema elementare di circuito bistabile usato in molteplici applicazioni come anche le memorie di computer.

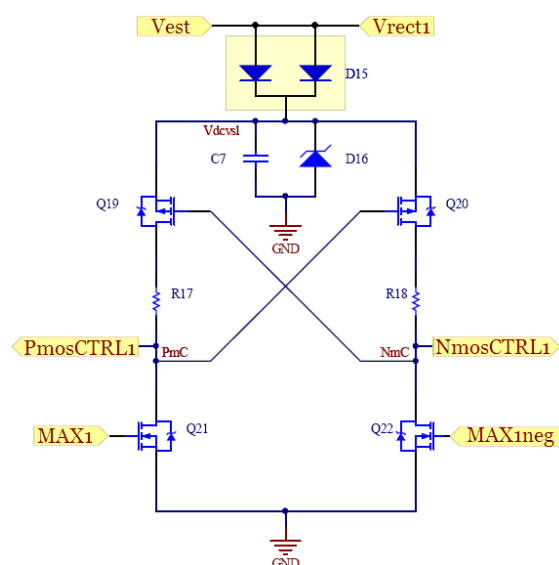


Figura 29: Schema elettrico del bistabile

La coppia di diodi presenti in Figura 29 serve a far sì che la tensione del nodo V_{dcvsl} sia sempre al livello di tensione più alto, a meno della soglia del diodo, tra la tensione V_{est} e V_{rect1} .

Il diodo zener, insieme al condensatore in parallelo, serve invece a stabilizzare la tensione del nodo V_{dcvsl} e a proteggerlo da eventuali picchi di tensione.

Il funzionamento di questo circuito si studia partendo da un'ipotesi iniziale che rappresenta uno dei due casi possibili trattandosi di un bistabile.

Ipotizzando per esempio MAX1neg a livello basso, l'Nmos Q_{22} da esso comandato non è attivo, quindi il percorso di corrente verso massa di NmosCTRL1 è precluso. Se MAX1neg si trova a livello basso allora MAX1 sarà a livello alto per cui l'Nmos Q_{21} risulta acceso. PmosCTRL1 assume pertanto il livello basso accendendo di conseguenza il Pmos Q_{20} . Questo porta a livello alto il comando NmosCTRL1 che a sua volta rafforza lo stato corrente. Quando invece si parte da una ipotesi opposta di ingressi anche lo stato stabile sarà opposto.

Quindi riassumendo, gli stati stabili sono due e possono essere riepilogati in tabella:

<u>INGRESSI</u>		<u>USCITE</u>	
MAX1neg	MAX1	NmosCTRL1	PmosCTRL1
Basso	alto	alto	basso
Alto	basso	basso	alto

Tabella 1: Combinazioni di I/O del bistabile

Chiaramente l'utilità di questo circuito sta proprio nel fatto che il livello alto per le uscite è più grande di quello alto per gli ingressi.

1.10 SCHEMA ELTRICO COMPLESSIVO

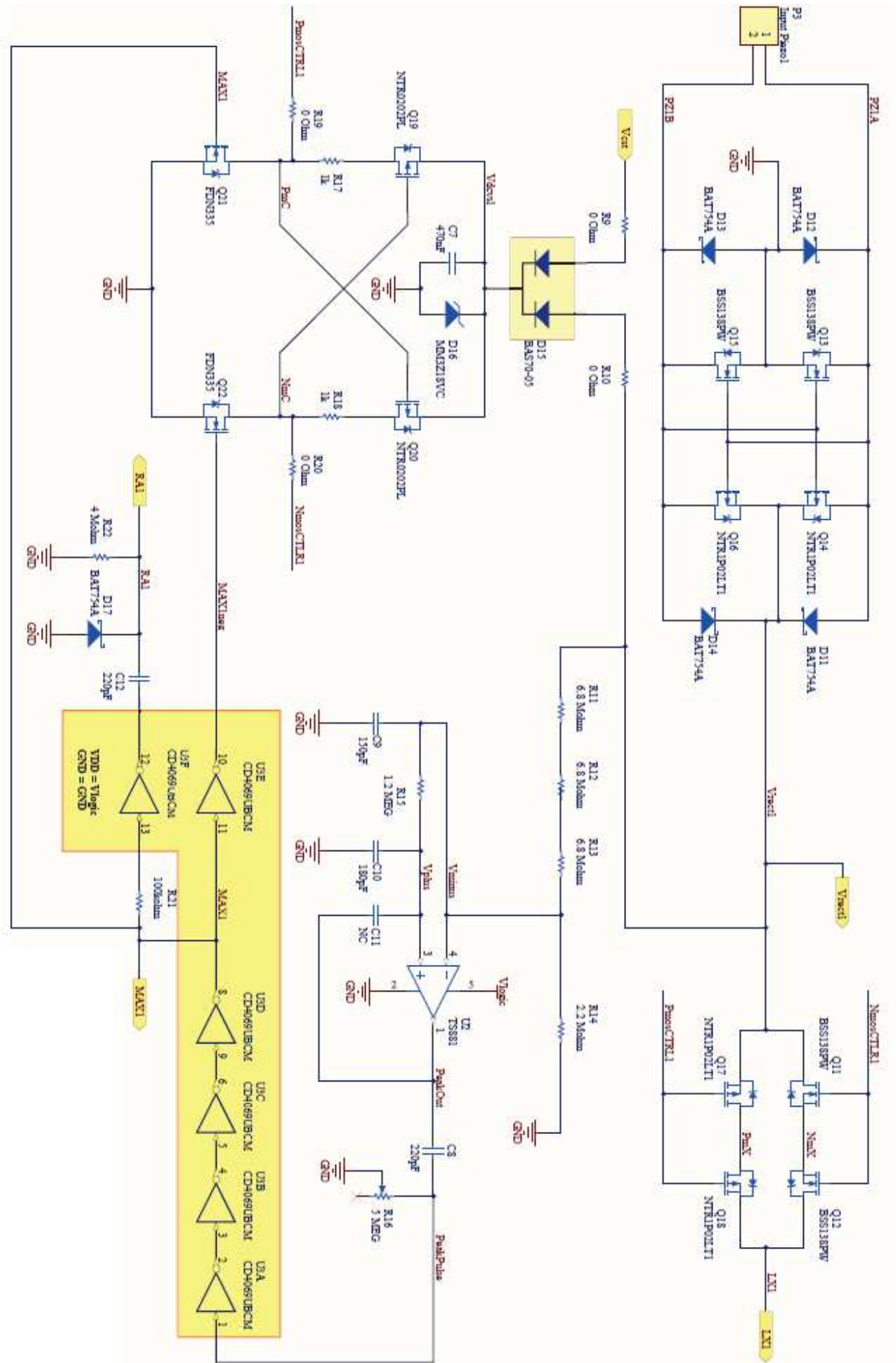


Figura 30: Schema elettrico complessivo 1^a parte

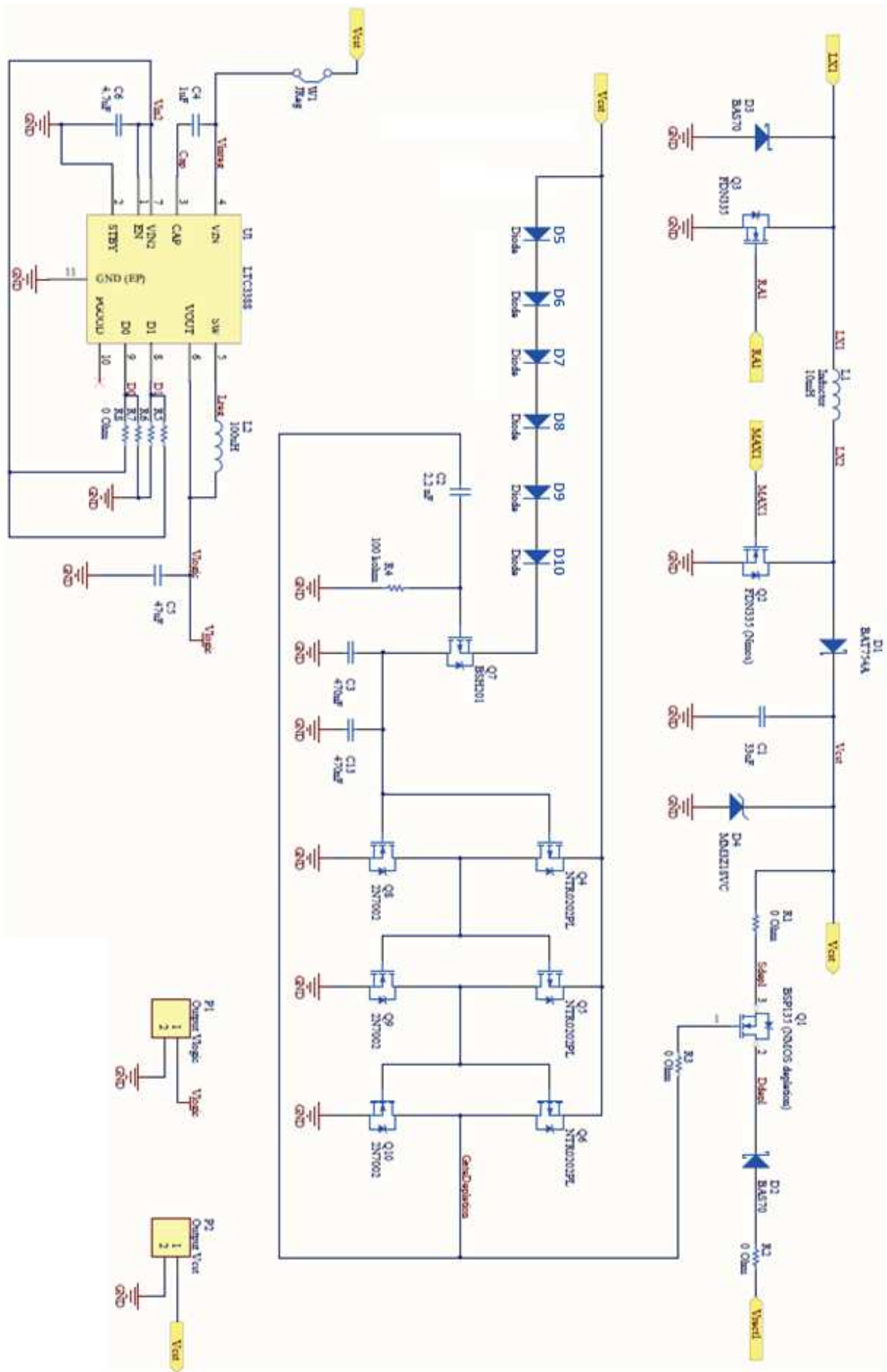


Figura 31: Schema elettrico complessivo 2^a parte

CAPITOLO 2. PROCEDURA DI CARATTERIZZAZIONE E MISURE INIZIALI

Caratterizzare un circuito (inteso come blocco) significa misurare il suo rendimento in funzione del carico che gli viene collegato. Avendo in gioco potenze così piccole il carico influenza fortemente sia la tensione che la corrente di uscita.

Il tipo di carico può essere simulato imponendo una tensione in uscita e andando a verificare quanta corrente (quindi potenza) viene erogata, così da ottenere un grafico che esprima tale legame e sapere in quale condizione il circuito operi con il minor consumo di energia.

Siccome si tratta di un circuito che non deve necessitare di alimentazioni esterne, è molto importante lavorare con il miglior rendimento.

Per circuiti di questo tipo sarebbe impossibile calcolare il rendimento tramite un algoritmo matematico, dato che gli effetti parassiti dei singoli componenti sono troppo complessi. Pertanto, in questo elaborato, si è realizzato fisicamente il circuito al fine di effettuare le misure per la sua caratterizzazione.

Per sviluppare misure di potenza in uscita da un circuito, cioè di trasferimento di energia nell'unità di tempo, si può usare uno strumento appositamente progettato presso i laboratori dell'Università di Bologna chiamato "Energy Meter".

Questo strumento prende in ingresso l'uscita in tensione di un circuito e la impone vincolandola con un controllo ad isteresi tra due soglie. In pratica quando la tensione d'uscita caricandosi raggiunge il valore della soglia alta (V_{ih}), l'Energy Meter la scarica attraverso una resistenza detta R_{load} . Al raggiungimento della soglia bassa (V_{il}) l'Energy Meter scollega il carico e lascia che la tensione risalga per poi tornare a scaricarla e così via per 30 secondi.

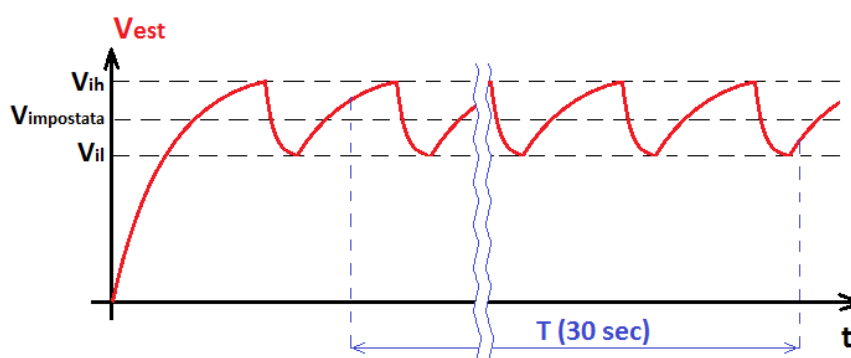


Figura 32: Grafico controllo con isteresi dell'Energy Meter

Durante questo tempo conteggia il numero di cariche avvenute (N_{att}) ed attraverso alcuni calcoli (che si spiegheranno in seguito) è possibile risalire alla potenza emessa dal circuito in esame.

Nel caso in questione il circuito ha una potenza di ingresso conosciuta perché imposta e un'uscita la cui potenza dobbiamo calcolare con l'Energy Meter. Concettualmente lo schema a blocchi della misura si può vedere in *Figura 33*.

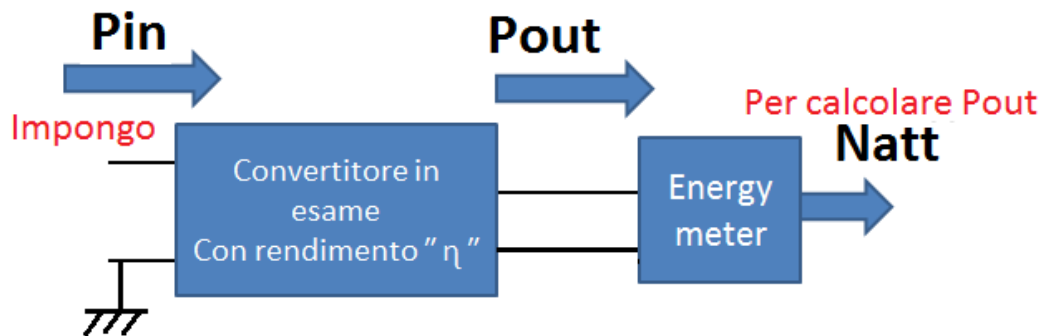


Figura 33: Schema a blocchi concettuale del procedimento misura

L'Energy Meter impone diverse tensioni di soglia rispettivamente nell'intorno di 8, 7, 6, 5, 4, 3, 2, 1 e ne riporta per ciascuno il numero di attivazioni (N_{att}). In questo modo si può calcolare la potenza e di conseguenza il rendimento per vari punti di lavoro rappresentando i risultati in un grafico.

Nel caso in questione bisogna prima di tutto far funzionare il circuito ed effettuare le misure per identificare il rendimento e i consumi che caratterizzano il convertitore nella condizione attuale.

Per simulare il sensore piezoelettrico si usa un generatore di funzioni, una capacità (C_P) che rappresenta quella equivalente di un ipotetico sensore reale, una resistenza (R_P) per rappresentare gli effetti parassiti di corrente ed infine una capacità ulteriore (C_B) che serve a compensare gli effetti della resistenza di uscita del generatore di funzioni.

Quindi la parte che simula il sensore piezoelettrico, col vantaggio che l'erogazione di potenza in questo caso è stabile e conosciuta, si presenta come in *Figura 34*.

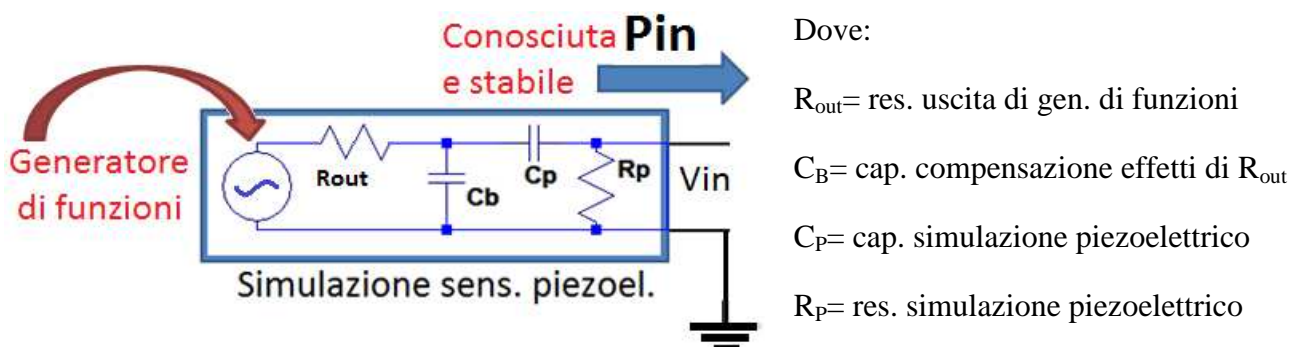


Figura 34: Simulazione sensore piezoelettrico

A valle di questa parte viene messo il circuito in esame del quale dobbiamo calcolare il rendimento. Poi ancora più a valle si collegherà l'Energy Meter il quale, come detto, ci fornirà il numero di attivazioni N_{att} per calcolare la potenza ed il rendimento, i cui valori saranno rappresentati in un grafico in funzione della tensione di uscita imposta.

Quindi il tavolo di misurazione si presenta come in *Figura 35*, senza considerare oscilloscopio e amperometro di cui si tratterà a parte.

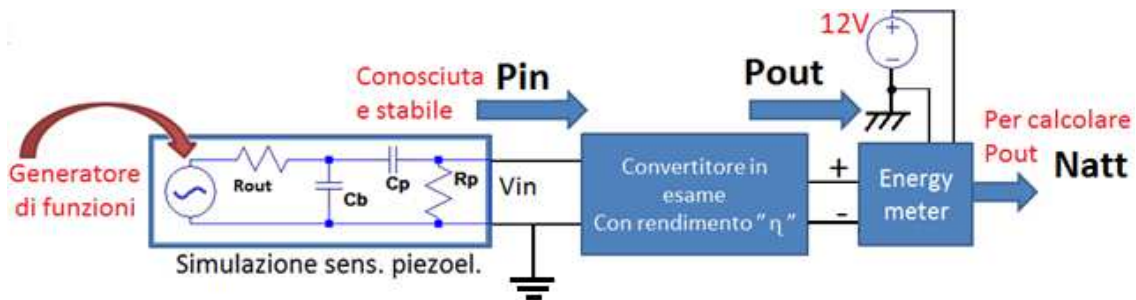


Figura 35: Tavolo di misura senza oscilloscopio e amperometro

E' necessario ricordare che le masse degli strumenti di misura sono internamente collegate tra di loro, mentre invece il terminale di riferimento del piezoelettrico deve essere mantenuto disgiunto. Al fine di visualizzare sull'oscilloscopio i segnali presenti, occorrerà utilizzare due sonde in maniera differenziale. Inoltre, bisogna anche considerare che la sonda dell'oscilloscopio ha una sua impedenza verso massa non infinita e una sua capacità di accoppiamento. Ogni volta che si collega la sonda ad un nodo si perturba la misura da fare. Per ridurre al minimo questo inconveniente bisogna adottare alcuni accorgimenti:

1. Usare le sonde ad alta impedenza ($10M\Omega$)
2. Eventualmente usare degli amplificatori operazionali connessi come inseguitori per aumentare ulteriormente l'impedenza vista a monte, ottenendo dunque sonde attive.

Le sonde ad alta impedenza si trovano in laboratorio e gli inseguitori possono essere realizzati su breadboard o si utilizza una schedina già realizzata che contiene quattro inseguitori di tensione fatti con LMC6482.

In ogni modo il collegamento di masse e inseguitori che va realizzato per leggere una qualunque forma d'onda sul circuito e per misurare la corrente assorbita durante il funzionamento viene mostrato in *Figura 36*.

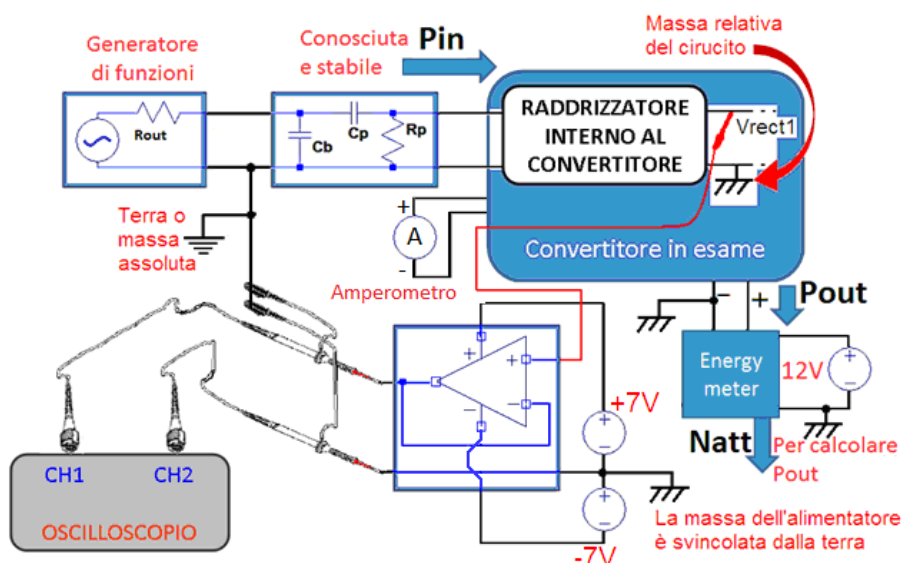


Figura 36: Tavolo di misura completo

Nota: come si può notare dalla *Figura 36* l'alimentazione dell'amplificatore operazionale delle sonde attive ci permette di visualizzare nell'oscilloscopio solo segnali con escursione da +7V a -7V dato che oltre tali valori di tensione si raggiunge la saturazione.

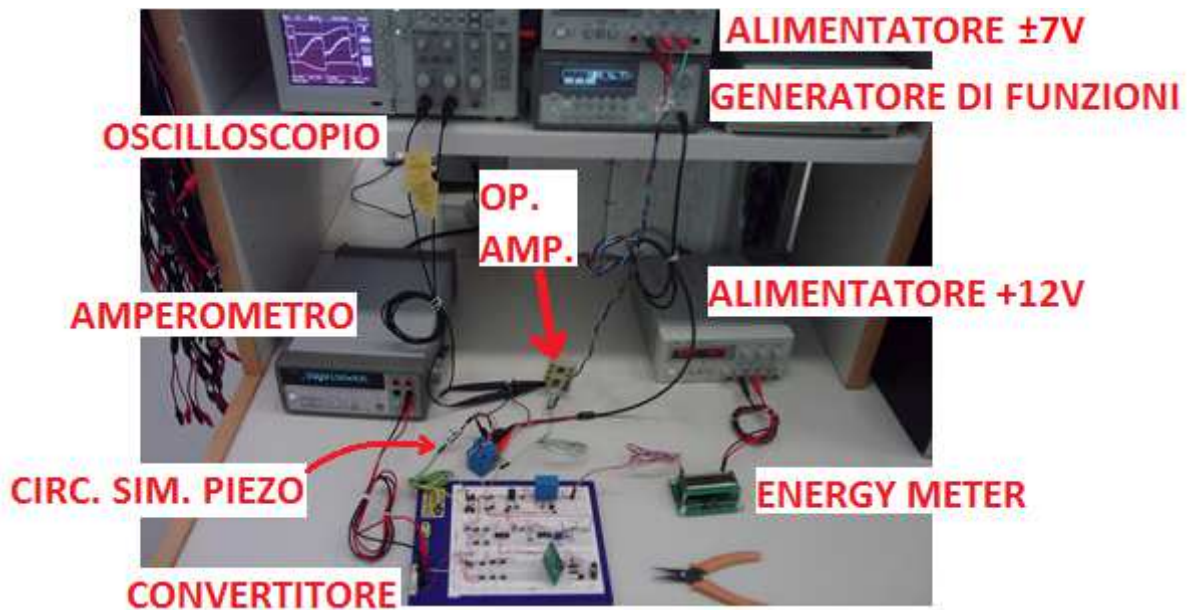


Figura 36bis: Tavolo di misura completo-foto

Per misurare la corrente di consumo interno, si collega in serie alla tensione V_{est} un amperometro (impostato per avere una cifra significativa fino ai decimi di μA) posizionato sul ramo diretto ai blocchi a valle. Inoltre lo strumento deve avere un tempo di integrazione della misura il più ampio possibile, così da correggere almeno in parte le oscillazioni di corrente che lo attraversa. Purtroppo a causa dell'incertezza dello strumento a disposizione e delle oscillazioni di V_{est} la misura può risultare un po' imprecisa, ma in assenza di altri strumenti fornisce approssimativamente il consumo complessivo interno.

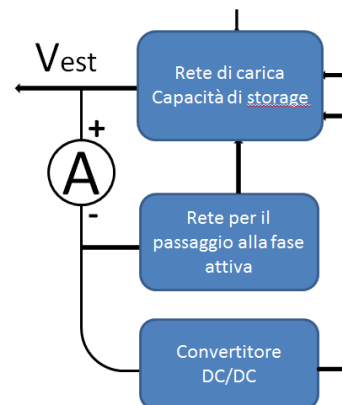


Figura 37: Collegamento amperometro

Una volta realizzati tutti i collegamenti in maniera corretta, si misura l'ampiezza in ingresso appena sufficiente a far caricare la capacità di storage fino ad 8V, che poi dovrà rimanere costante in tutte le misure (per avere un maggiore scostamento tra i risultati in fase di ottimizzazione del circuito). A tal punto l'Energy Meter visualizza a schermo un avviso di inizio misura disponibile, premendo Start si fa iniziare la misura della potenza per ciascuna delle tensioni preimpostate.

La misura dura 30 secondi per ognuna delle 9 tensioni (da 1 a 8 incluse) al termine della quale l'Energy Meter le visualizza in maniera sequenziale accanto al rispettivo numero di attivazioni, sulla base del quale verranno svolti i conti per ricavare la potenza in uscita ed il rendimento.

Per rendere più veloce l'elaborazione di questi dati è necessario creare un foglio di calcolo Excel, così che sia sufficiente inserire il numero di attivazioni per ottenere immediatamente il grafico del rendimento.

Per ciascuna misura fatta, la procedura di passaggi da eseguire viene sviluppata di seguito e per svolgerla si devono fornire i seguenti dati:

Modulo tensione dopo il piezoelettrico (V_{in}) [V], frequenza ingresso (f_{in}) [Hz], capacità di storage (C_{st}) [F], cap. simulazione piezoel. (C_p) [F], tempo di lettura per ogni tensione impostata (T) [sec], res. di scarica $C_{storage}$ interna all'energy meter (R_{load}) [Ω], numero di attivazioni per ogni soglia (N_{att}), soglie impostate (V_l e V_h), corrente di consumo.

Partendo con la caratterizzazione completa del segnale in ingresso si calcola la sua energia nell'arco di tempo della misura svolta.

$$E_{in} = \frac{1}{2} C_p \|V_{in}\|^2 2 f_{in} T$$

e la sua potenza media per ciclo:

$$P_{in} = \frac{E_{in}}{T}$$

Per trovare la potenza in uscita servono due cose: l'energia di ogni singola attivazione della carica di $C_{storage}$ tra le due soglie attorno alla tensione preimpostata e l'intervallo di tempo in cui queste cariche del condensatore avvengono.

La carica parte dalla soglia bassa e arriva a quella alta.

$$E_{inizio carica} = \frac{1}{2} C_{storage} V_{il}^2$$

$$E_{fine carica} = \frac{1}{2} C_{storage} V_{ih}^2$$

Quindi si calcola l'energia di ogni singola attivazione per differenza tra le due sopra.

$$E_{singola attivazione} = E_{fine carica} - E_{inizio carica}$$

Per ottenere l'energia totale che carica la $C_{storage}$ ad opera del convertitore si moltiplica l' $E_{singola attivazione}$ per il numero di attivazioni riportato dall'energy meter.

$$E_{out tot} = E_{singola attivazione} * N_{att}$$

A questo punto non sarebbe opportuno approssimare il tempo dei transitori di carica con il tempo totale della lettura perché in questo tempo sono presenti anche i transitori di scarica che occupano un tempo non trascurabile.

Per tanto si calcola il tempo di una singola scarica (t^*) di $C_{storage}$ attraverso la R_{load} che viene utilizzata sull'Energy Meter.

$$t^* = R_{load} C_{storage} \ln\left(\frac{V_{ih}}{V_{il}}\right)$$

Per trovare il tempo di scarica totale è sufficiente moltiplicare questo per il numero di attivazioni.

$$T_{tot}^{scarica} = N_{att} * t^*$$

Da cui il tempo totale di carica della $C_{storage}$ è:

$$T_{tot}^{carica} = T - T_{tot}^{scarica}$$

Quindi la potenza di uscita dal convertitore è:

$$P_{out} = \frac{E_{out\ tot}}{T_{tot}^{carica}}$$

Ed in definitiva il rendimento risulta:

$$\eta = \frac{P_{out}}{P_{in}}$$

Dopo avere calcolato il rendimento si passa a calcolare la potenza consumata che necessita di due soli dati per essere calcolata:

La tensione impostata dall'Energy Meter ($V_{impostata}$) e la corrente di consumo misurata ($I_{misurata}$)

Nel foglio Excel si inseriscono dunque anche i valori della corrente letta sull'amperometro che poi verranno elaborati semplicemente come segue:

$$P_{consumata} = I_{misurata} * V_{impostata}$$

Queste operazioni vengono svolte per ciascuna tensione impostata quindi per ogni coppia di soglie attorno a 8, 7, 6, 5, 4, 3, 2, 1.

La soglia alta viene presa dall'Energy Meter 100mV sopra la tensione impostata e la soglia bassa 100mV sotto.

Si programmerà dunque una tabella di nove righe in Excel (dall'1 all'8 compresi) che svolge i passaggi elencati sopra prendendo i valori delle costanti da un'altra tabella, la quale riassume le costanti di funzionamento.

2.1 MISURE INIZIALI

Riassumendo, quando si sono realizzati correttamente i collegamenti con tutti gli strumenti necessari, si è letta l'ampiezza della tensione in ingresso, si è fatta partire la misura con l'Energy Meter e si è progettato correttamente il foglio Excel, si può iniziare ad inserire i valori impostati e quelli misurati.

L'impostazione dell'ingresso deve essere tale da fornire una forma d'onda sinusoidale a frequenza ragionevole per un piezoelettrico (ad esempio 50Hz) e con ampiezza regolata manualmente al fine di raggiungere l'accensione della fase attiva del convertitore.

Si presenta la necessità di non fornire più dell'energia appena sufficiente per passare in fase attiva, siccome con una bassa energia di ingresso è più facile notare variazioni di rendimento in uscita, così sarà più facile notare miglioramenti o peggioramenti nelle modifiche successive.

L'oscilloscopio può essere impostato a piacimento a seconda di quello che si vuole visualizzare in quel momento, mentre gli alimentatori devono fornire uno $\pm 7V$ e l'altro 12V fissi.

Si inseriscono dunque i valori nel foglio Excel, sia quelli impostati che le costanti utilizzate, sulla base delle quali viene calcolata subito la potenza d'ingresso.

TENSIONE IN(V_{in}) [V]=	4,96
FREQUENZA IN (f_{in}) [Hz]=	50
EN. INGRESSO (E_{in}) [J]=	0,017344
POT. INGRESSO(P_{in})[W]=	0,000578
C_{st} (capacità di storage) [F]=	0,000033
C_p (cap. simulazione piezoel.) [F]=	4,7E-07
Tempo di lettura per ogni tensione impostata (T) [sec]=	30
R_{load} (per scaricare C_{st}) [Ω]=	2200

Tabella 2: Costanti di misurazione

La Tabella 2 verrà usata per ricavare i dati in maniera automatica in base ai calcoli impostati in Tabella 3, nella quale si inserisce il numero di attivazioni, le tensioni impostate dall'Energy Meter e la corrente di consumo.

Condizione di misure iniziali							
V [V]	V_{ih} [V]	V_{il} [V]	N_{att}	P_{out} [W]	η [%]	$I_{consumo}$ [μA]	$P_{consumata}$ [μW]
8	8,1	7,9	86	0,000152	26,318	24,00	192,00
7	7,1	6,9	152	0,000237	40,919	15,50	180,50
6	6,1	5,9	208	0,000279	48,301	10,50	63,0
5	5,1	4,9	255	0,000288	49,746	7,03	35,15
4	4,1	3,9	323	0,000296	51,165	3,10	12,40
3	3,1	2,9	416	0,000294	50,908	2,50	7,50
2	2,1	1,9	544	0,000276	47,685	1,80	3,60

Tabella 3: Misura in condizioni iniziali

Oltre al calcolo normale del rendimento di conversione, si misura anche il consumo interno al circuito di potenza inserendo un amperometro in serie alla tensione V_{est} che viene portata ad autoalimentare il circuito. In questo modo per ogni tensione V_{est} imposta si può calcolare il consumo così da capire se le modifiche fatte hanno portato o meno ad un miglioramento anche in questi termini. Dalla Tabella 3 si può ricavare il grafico del rendimento e quello dei consumi rappresentati in Figura 38, 39.

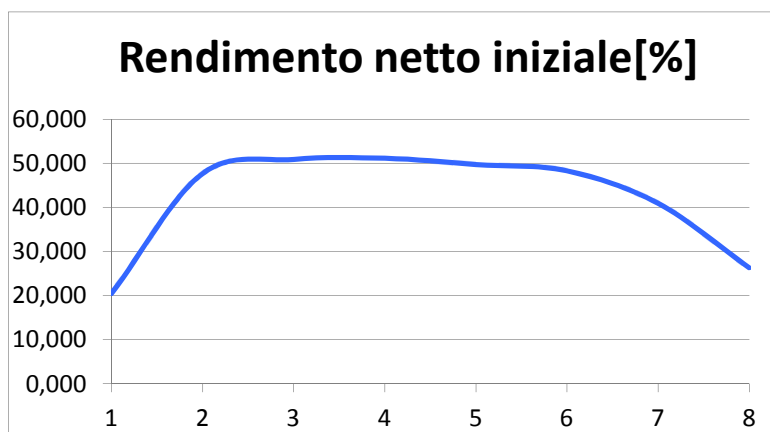


Figura 38: Rendimento in condizioni iniziali

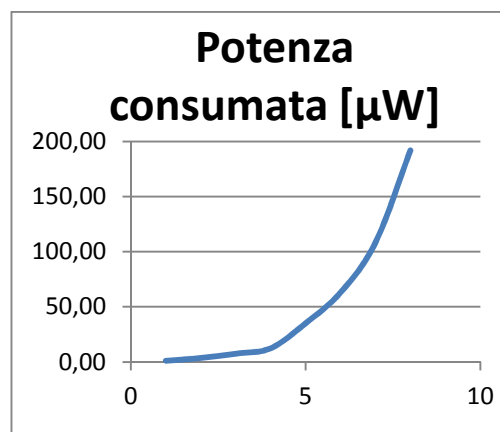


Figura 39: Consumi in condizioni iniziali

CAPITOLO 3. MIGLIORAMENTO DELLE PRESTAZIONI

Dopo aver caratterizzato il circuito nel suo stato iniziale, riportato dallo schema elettrico di *Figura 30 e 31*, si deve cercare di ottimizzare l'efficienza.

Migliorare l'efficienza è un obiettivo che si raggiunge diminuendo i consumi e/o ottimizzando la funzione svolta dal circuito, in questo caso di conversione e immagazzinamento di energia.

Dato che le potenze in gioco sono molto piccole non avrebbe senso fare calcoli di dimensionamento se non a carattere puramente indicativo. Tuttavia l'incertezza in questo caso è confrontabile con l'entità delle grandezze da ottimizzare, quindi si è ritenuto di procedere per via sperimentale mediante prove e misure consecutive. Si raggiunge un miglioramento quando ovviamente si osserva un innalzamento nel rendimento o quando a parità di potenza in ingresso si rileva una crescita della tensione media sulla capacità di storage.

Non si escluda la possibilità che, peggiorando di poco il rendimento in una parte del circuito, questo migliori in misura maggiore in altre parti così che il bilancio complessivo risulti positivo.

Ragionando sullo schema elettrico, bisogna individuare quali sono le parti che, modificate, potrebbero portare ad un miglioramento. Una volta individuate, si procede con la modifica hardware e quindi con la misura. In base ai risultati si decide se mantenere o meno la modifica per i tentativi seguenti.

Di seguito sono esposti i tentativi fatti per ottenere un miglioramento del rendimento.

3.1 RIDURRE LE CAPACITÀ DEI DERIVATORI PASSIVI

Una possibilità per migliorare il rendimento è ridurre le capacità presenti nel circuito, così da minimizzare la carica assorbita dinamicamente da esse.

Così facendo, si riduce la potenza dinamica consumata, tuttavia non è possibile ridurle troppo perché potrebbero divenire comparabili con le capacità parassite dei nodi immediatamente a valle. Se le capacità dei nodi a valle fossero paragonabili a quelle dei nodi a monte, il comportamento dei componenti in uso non sarebbe quello atteso, non riuscendo i loro ingressi a compiere le escursioni di tensione previste e portando quindi ad un generale malfunzionamento.

Di pari passo al ridurre le capacità in gioco, sia che si tratti di quelle a componenti discreti, sia di quelle parassite dei MOSFET, bisogna sempre ricordarsi di aumentare la resistenza vista dallo stesso nodo, così che nel complesso la costante di ritardo RC rimanga invariata al fine di non alterare le temporizzazioni del circuito.

Un esempio di modifica in tal senso, può essere la riduzione di C_8 che da 220pF può essere portata fino a 120pF e di conseguenza il valore della R_{16} dovrà essere modificato agendo sulla regolazione del trimmer. Questa deve essere fatta in modo tale che, una volta passati in fase attiva di conversione, il picco della V_{rect1} venga completamente sfruttato per caricare l'induttanza.

Si dovrà dunque fare in modo che il picco venga portato completamente a zero prima di far terminare l'impulso di comando. Per effettuare la regolazione in questione si effettuano i collegamenti del banco di misurazione così come mostrato in *Figura 36*, poi si procede a visualizzare V_{rect1} sull'oscilloscopio.

Il passaggio in fase attiva può essere distinto dalla forma della V_{rect1} che, a secondo della regolazione di R_{16} , si presenta in vari modi.

3.1.1 Caso R_{16} regolata troppo piccola:

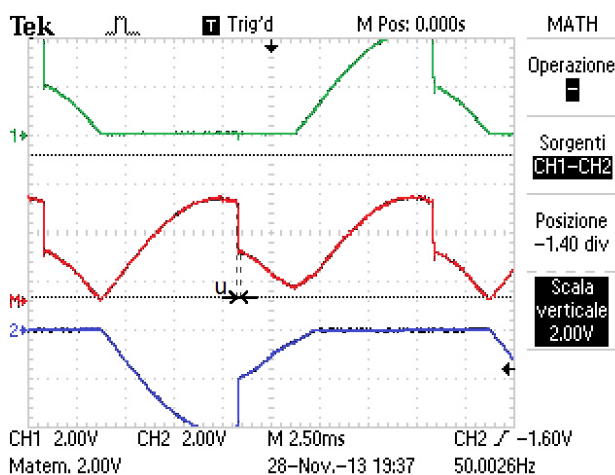


Figura 40: R_{16} regolata troppo piccola

In questo caso si può notare come la conversione attiva sia in atto per un primo intervallo di tempo, poi, al termine dell'impulso, gli interruttori T_1 e T_2 si siano spenti senza trasferire tutta la potenza disponibile di V_{rect1} sull'induttanza. Si capisce che in questo caso il rendimento sarà molto minore, al limite, con R_{16} regolata molto bassa, non avviene addirittura il passaggio in fase attiva. Questo perché il transitorio di R_{16} e C_8 è talmente rapido da non permettere neanche ai MOSFET, che hanno chiaramente un certo ritardo di commutazione, di attivarsi e mantenere l'impulso per il tempo necessario agli stadi a valle.

3.1.2 Caso R_{16} regolata troppo grande:

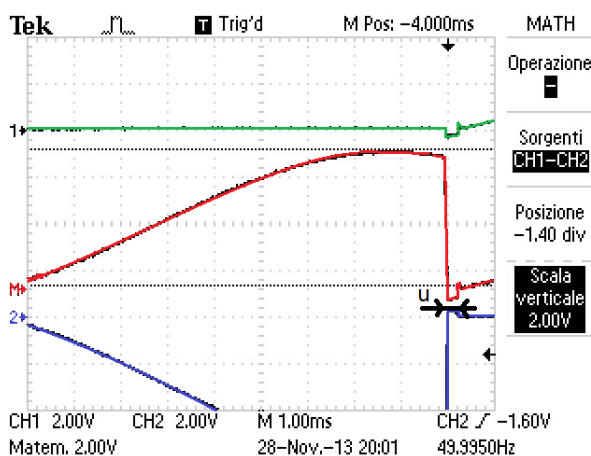


Figura 41: R_{16} regolata troppo grande

In questo caso, l'impulso ha una durata troppo grande, il passaggio alla fase attiva è sicuramente completo e la carica dell'induttanza è ultimata, però gli interruttori T_1 e T_2 rimangono accesi troppo a lungo, ritardando di conseguenza anche l'accensione di T_3 .

Questo ritardo nella commutazione dei comandi porta l'induttanza a scaricare parte della sua energia verso massa attraverso T_2 . Quando avviene la commutazione allora l'induttanza è in grado di fornire solo l'energia rimanente alla capacità $C_{storage}$, con conseguenze disastrose sul rendimento.

3.1.1 Regolazione corretta di R_{16} :

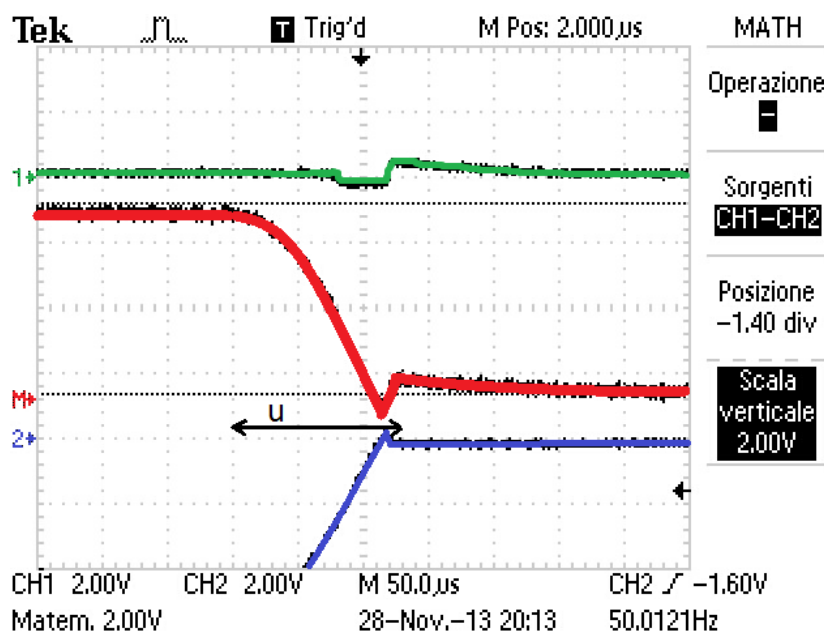


Figura 42: Regolazione corretta di R_{16}

Come spesso accade la soluzione per ottimizzare il rendimento è una situazione intermedia tra due casi limite. Infatti, la resistenza R_{16} deve essere regolata visualizzando V_{rect1} e osservando, con un forte ingrandimento nella scala dei tempi, quando il valore di tale segnale viene portato completamente a zero dall'impulso di comando. E' necessario non prolungare la durata dell'impulso oltre l'istante di completo azzeramento per non ridurre il rendimento.

Per una corretta regolazione idealmente non si dovrebbe riuscire a vedere il raggiungimento del valore negativo di V_{rect1} , in realtà si vuole essere sicuri che tutta l'energia venga trasferita; per tanto si regola R_{16} in modo che si noti appena un brevissimo intervallo negativo dell'ordine dei $0.5\mu\text{sec}$.

3.1.2 Misura dopo la modifica

Si analizzano adesso i risultati ottenuti dalle misure fatte sul circuito in Condizione 2 per constatare se abbiamo ottenuto o meno un miglioramento sul rendimento.

Condizione 2:

$C_8 = 120\text{pF}$ ed R_{16} regolata di conseguenza come spiegato nel capitolo 3.1.3

La tabella delle impostazioni iniziali e delle costanti di misurazione è sempre la stessa. Si faccia riferimento alla *Tabella 2*.

Si inseriscono: il numero di attivazioni, le tensioni impostate dall'Energy Meter e la corrente di consumo in *Tabella 4*.

Condizione 2							
V [V]	V _{ih} [V]	V _{il} [V]	N _{att}	P _{out} [W]	η [%]	I _{consumo} [μA]	P _{consumata} [μW]
8	8,1	7,9	91	0,000161	27,856	23,00	184,00
7	7,1	6,9	162	0,000252	43,641	14,00	98,00
6	6,1	5,9	223	0,0003	51,848	9,50	57,00
5	5,1	4,9	272	0,000307	53,152	6,10	30,50
4	4,1	3,9	332	0,000304	52,650	2,60	10,40
3	3,1	2,9	428	0,000303	52,486	1,90	5,70
2	2,1	1,9	544	0,000276	47,685	1,10	2,20
1	1,1	0,9	426	0,000118	20,439	0,50	0,50

Tabella 4: Misura in condizione 2

Si osservi il grafico in *Figura 43* per meglio comprendere i risultati paragonandoli con quelli precedenti alla modifica.

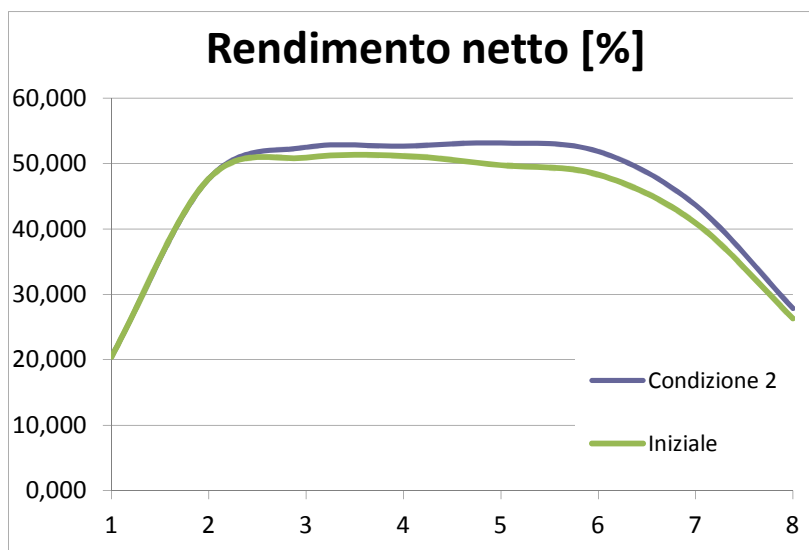


Figura 43: Rendimento in condizione 2

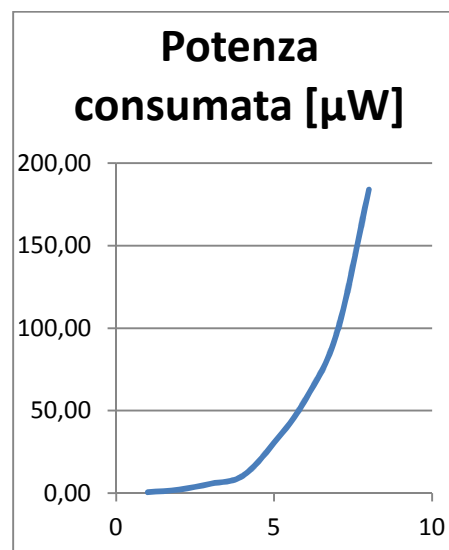


Figura 44: Consumi in condizione 2

3.2 ABBASSARE IL VALORE DI V_{logic} CON INVERTER INTEGRATI

Si è pensato di ridurre il valore di V_{logic} poiché il convertitore DC/DC dispone di quattro possibilità di regolazione per la sua tensione di uscita, per cercare di ridurre i consumi di potenza dinamica. Dunque si è impostata la tensione V_{logic} a 1,8V per accertarsi che, nonostante la soglia degli invertitori integrati sia indicata intorno ad 1V, non fosse possibile lavorare anche con alimentazioni più basse. In pratica quello che si cerca di scoprire, calando la tensione V_{logic} , è se sia predominante il risparmio di potenza dinamica o la minore efficienza di conversione.

Condizione 3:

$C_8 = 120pF$, $V_{logic} = 1,8V$ ed R_{I6} regolata di conseguenza (vedi Capitolo 3.1.3)

La tabella delle impostazioni iniziali non viene modificata come al solito si faccia riferimento a Tabella 2.

Si inseriscono: il numero di attivazioni, le tensioni impostate dall'Energy Meter e la corrente di consumo in Tabella 5.

Condizione 3							
V [V]	V_{ih} [V]	V_{il} [V]	N_{att}	P_{out} [W]	η [%]	$I_{consumo}$ [μA]	$P_{consumata}$ [μW]
8	8,1	7,9	11	1,94E-05	3,35	--	--
7	7,1	6,9	77	0,000119	20,62	--	--
6	6,1	5,9	134	0,000179	30,93	--	--
5	5,1	4,9	206	0,000231	39,99	--	--
4	4,1	3,9	278	0,000253	43,79	--	--
3	3,1	2,9	371	0,00026	45,05	--	--
2	2,1	1,9	324	0,000155	26,76	--	--
1	1,1	0,9	374	0,000101	17,39	--	--

Tabella 5: Misura in condizione 3

Si osservi in Figura 45 quale dei due contributi sopra citati ha predominato in questa modifica.

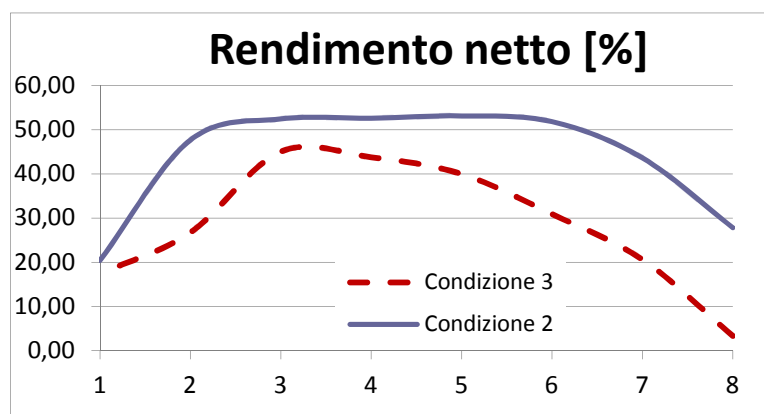


Figura 45: Rendimento in condizione 3

Come si può osservare dall'andamento del rendimento, appare chiaro che, riducendo la tensione V_{logic} con gli invertitori integrati a soglia di 1V, si peggiora notevolmente il rendimento.

Una volta effettuate la prova in Condizione 3 si è potuto stabilire che il fattore predominante è il calo di rendimento a causa della minore efficienza di conversione, quindi questa opzione viene scartata.

3.3 UTILIZZO DI NmosCTRL1 AL POSTO DI MAX1

Per comandare l'Nmos Q_2 si è deciso di prendere il comando derivante da NmosCTRL1 invece che quello proveniente da MAX1 in quanto si tratta di un suo corrispettivo con ampiezza maggiore.

Così facendo si dovrebbe riuscire a rendere più conduttivo il relativo Nmos Q_2 che dovrebbe poter sostenere correnti più elevate e quindi migliorare il rendimento dell'intero circuito.

Si analizzino i risultati ottenuti in Condizione 4.

Condizione 4 :

$C_8 = 120\text{pF}$, $V_{logic} = 2,5\text{V}$ ed R_{16} regolata di conseguenza (come spiegato nel capitolo 3.1.3), MAX1 sostituito con NmosCTRL1 per alzare livello tensione comando.

La tabella delle impostazioni iniziali rimane invariata e si fa sempre riferimento alla Tabella 2.

Si inseriscono: il numero di attivazioni, le tensioni impostate dall'Energy Meter e la corrente di consumo in Tabella 6.

Condizione 4							
V [V]	V_{ih} [V]	V_{il} [V]	N_{att}	P_{out} [W]	η [%]	$I_{consumo}$ [μA]	$P_{consumata}$ [μW]
8	8,1	7,9	124	0,00022	38,034	21,50	172,00
7	7,1	6,9	186	0,00029	50,191	12,00	84,00
6	6,1	5,9	238	0,00032	55,404	8,50	51,00
5	5,1	4,9	291	0,000329	56,973	6,10	30,50
4	4,1	3,9	334	0,000306	52,981	2,60	10,40
3	3,1	2,9	428	0,000303	52,486	1,90	5,70
2	2,1	1,9	542	0,000275	47,483	1,10	2,20
1	1,1	0,9	404	0,000111	19,126	0,50	0,50

Tabella 6: Misura in condizione 4

Come si può notare dal grafico del rendimento, con questa nuova modifica si è riusciti ad innalzare la curva di rendimento portandola a valori anche di 3 punti percentuali più alti.

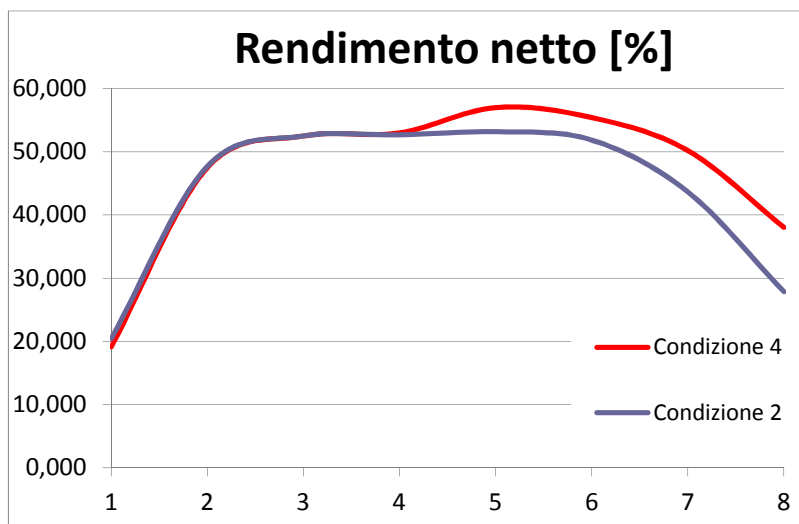


Figura 46: Rendimento in condizione 4

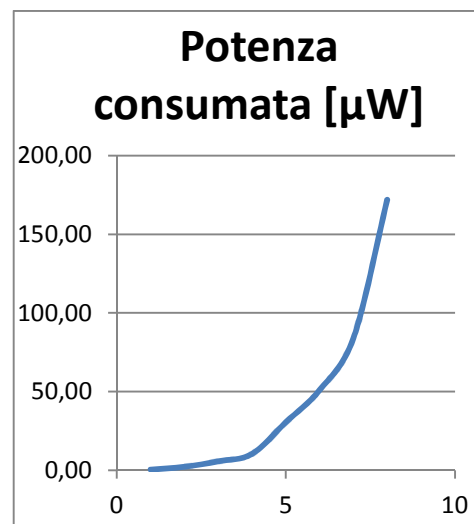


Figura 47: Consumi in condizione 4

3.4 RIDUZIONE DI DUE STADI INVERTITORI INTEGRATI

Per ridurre i consumi si è pensato di togliere due stadi invertitori integrati dalla catena che precedentemente ne conteneva sei. L'utilizzo di un tale numero di invertitori era giustificato dal fatto che si voleva essere sicuri di avere una transizione abbastanza rapida per comandare gli Nmos.

Siccome le tempistiche di transizione dipendono da una grande quantità di variabili e di effetti parassiti, non sarebbe efficace cercare di procedere con algoritmi matematici. L'unico modo efficiente per verificare il funzionamento è la realizzazione fisica.

Inizialmente si è partiti con sei invertitori integrati, ma poi si è potuto verificare che il funzionamento è garantito anche con due stadi in meno. Riducendo il numero di questi ultimi si riesce a migliorare il rendimento per un calo dei consumi del circuito.

Inoltre in vista di una possibile futura messa in produzione del prototipo ridurre il numero di componenti significa ridurre il costo di realizzazione.

I risultati forniscono indicazione del miglioramento portato dalla modifica effettuata nel ridurre il numero di stadi di invertitori integrati.

Condizione 5 :

$C_8 = 120\text{pF}$, con $V_{logic} = 2,5\text{V}$, R_{16} regolata di conseguenza (capitolo 3.1.3), MAX1 sostituito con NmosCTRL1 per alzare livello tensione comando, calato di due il numero degli invertitori integrati in catena.

Per la tabella delle impostazioni iniziali si faccia riferimento alla Tabella 2.

Si inseriscono: il numero di attivazioni, le tensioni impostate dall'Energy Meter e la corrente di consumo in Tabella 7.

Condizione 5							
V [V]	V_{ih} [V]	V_{il} [V]	N_{att}	P_{out} [W]	η [%]	$I_{consumo}$ [μA]	$P_{consumata}$ [μW]
8	8,1	7,9	160	0,000284	49,184	21,10	168,80
7	7,1	6,9	195	0,000304	52,653	11,50	80,50
6	6,1	5,9	241	0,000324	56,116	8,40	50,40
5	5,1	4,9	291	0,000329	56,973	6,00	30,00
4	4,1	3,9	333	0,000305	52,815	2,00	8,00
3	3,1	2,9	428	0,000303	52,486	1,80	5,40
2	2,1	1,9	539	0,000273	47,181	1,10	2,20
1	1,1	0,9	373	0,0001	17,334	0,70	0,70

Tabella 7: Misura in condizione 5

Si osservino adesso quali risultati producono sul rendimento le modifiche fatte:

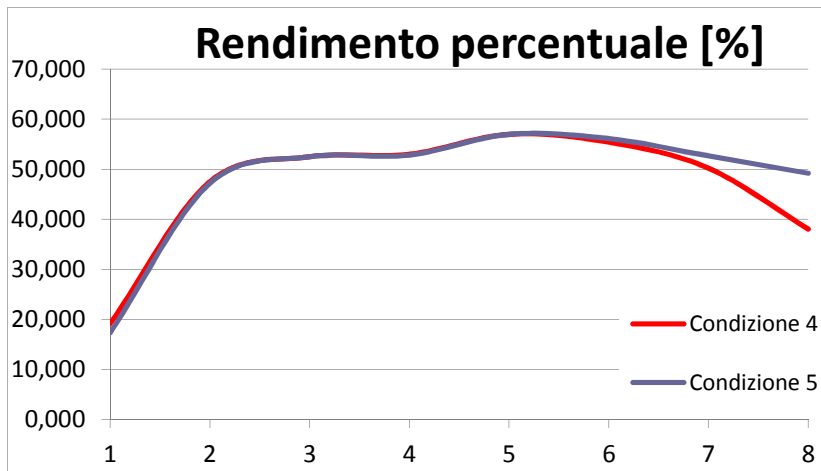


Figura 48: Rendimento in condizione 5

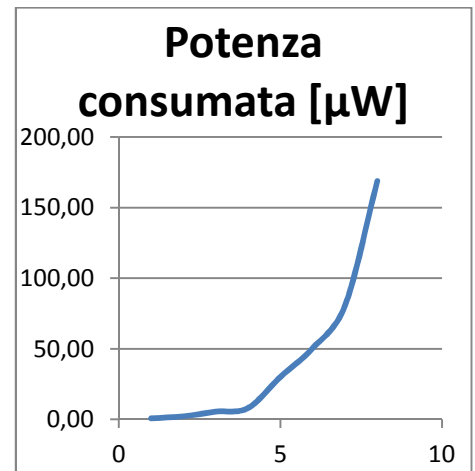


Figura 49: Consumi in condizione 5

Si può notare come questa modifica riduca in maniera sostanziale il valore del consumo statico di potenza, soprattutto per tensioni alte in uscita, in questo modo si riscontra nella curva di rendimento una stabilizzazione intorno al 55%.

La stabilizzazione della curva di rendimento è senza dubbio un fattore positivo, perché significa che, con questo circuito, si possono gestire anche potenze in uscita più alte senza intaccare notevolmente il rendimento di conversione.

Pertanto la modifica di Condizione 5 viene mantenuta nelle successive misure e tentativi di innalzamento del rendimento.

3.5 ALZARE IL VALORE DELLA CAPACITA' DI STORAGE

Al fine di migliorare il rendimento si è provato ad alzare il valore della capacità di storage per osservare se fosse possibile che il contributo derivante dalla maggiore disponibilità di energia per l'alimentazione degli stadi a valle influisse positivamente sul rendimento.

Si è proceduto quindi ad incrementare il suo valore in due fasi successive, prima portandola ad un valore di 33μF, poi a quello di 80μF dalle prove effettuate in condizione 6' e 6''.

Si sono potuti ricavare i seguenti risultati per quanto riguarda la condizione 6'':

Condizione 6'' :

$C_8 = 120\text{pF}$, con $V_{logic} = 2,5\text{V}$, R_{16} regolata di conseguenza, MAX1 sostituito con NmosCTRL1 per alzare livello tensione comando, calato di due il numero degli invertitori integrati in catena, aumentata la $C_{storage}$ da 33μF a 80μF

La tabella delle impostazioni iniziali in questo caso viene modificata aggiornando il valore di C_{storage} :

TENSIONE IN (V_{in}) [V]=	4,96
FREQUENZA IN (f_{in}) [Hz]=	50
EN. INGRESSO (E_{in}) [J]=	0,017344
POT. INGRESSO (P_{in}) [W]=	0,000578
C_{st} (capacità di storage) [F]=	0,000080
C_{p} (cap. simulazione piezoel.) [F]=	4,7E-07
Tempo di lettura per ogni tensione impostata (T) [sec]=	30
R_{load} (per scaricare C_{st}) [Ω]=	2200

Tabella 8: Costanti di misurazione modificate

Si inseriscono: il numero di attivazioni, le tensioni impostate dall'Energy Meter e la corrente di consumo in Tabella 9.

Condizione 6''							
V [V]	V_{ih} [V]	V_{il} [V]	N_{att}	P_{out} [W]	η [%]	I_{consumo} [μA]	$P_{\text{consumata}}$ [μW]
8	8,1	7,9	39	0,000167	28,948	--	--
7	7,1	6,9	70	0,000264	45,739	--	--
6	6,1	5,9	94	0,000306	53,004	--	--
5	5,1	4,9	115	0,000315	54,515	--	--
4	4,1	3,9	137	0,000305	52,670	--	--
3	3,1	2,9	162	0,000277	47,868	--	--
2	2,1	1,9	219	0,000268	46,368	--	--
1	1,1	0,9	165	0,000109	18,891	--	--

Tabella 9: Misura in condizione 6''

Si osservino adesso quali risultati producono sul rendimento le modifiche fatte:

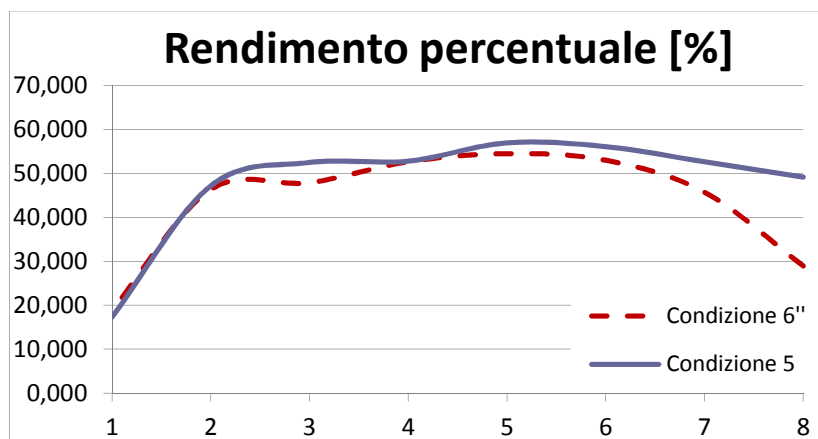


Figura 50: Rendimento in condizione 6''

La modifica, di incremento della capacità di storage non ha prodotto risultati positivi come si sperava, pertanto questa modifica viene scartata e si ritorna alla Condizione 5.

3.6 DISCRETIZZARE GLI INVERTITORI CMOS

Un modo per ridurre il consumo di potenza del convertitore è tenere il livello delle tensioni presenti nel circuito il più basso possibile.

Siccome nel circuito è presente un convertitore DC/DC che può essere impostato per fornire una tensione continua stabile, che si può scegliere tra 1.2V e 2.5V, si è pensato di passare la sua tensione di uscita a 1.2V per ridurre le escursioni di tutti i segnali da essa alimentati.

Questa tensione detta V_{logic} alimenta l'amplificatore operazionale e gli invertitori integrati su chip.

La condizione che per ora obbliga a usare un alimentazione di 2,5V è il fatto che la tensione di commutazione degli invertitori si trova intorno ad 1V, quindi si devono alimentare con almeno 2V. Invece l'operazionale non avrebbe problemi a lavorare con una alimentazione anche di 1.1V.

Pertanto si è pensato di discretizzare il numero di invertitori, scegliendo appositamente i Pmos e gli Nmos, in maniera tale che la loro tensione di soglia fosse la più bassa tra quelli a disposizione. In questo modo anche la tensione di commutazione dell'invertitore Cmos risultante sarà più bassa e questo permetterà di abbassare la V_{logic} senza compromettere il funzionamento degli inverter.

Sono stati cercati i Pmos e gli Nmos più adatti e la scelta è ricaduta rispettivamente sugli SI1031R e gli FDN335 i quali sono stati saldati e poi collegati nella configurazione tipica per misurare effettivamente la loro tensione di commutazione.

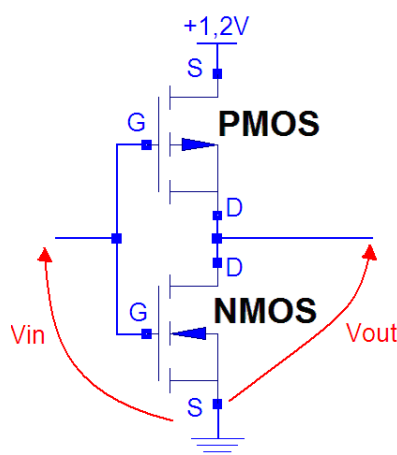


Figura 51: Schema elettrico invertitore Cmos discreto

Ponendo in ingresso una rampa di tensione si può leggere sia la sua tensione di commutazione V_{il} che la sua V_{ih} che in base alle letture fatte con l'oscilloscopio si aggirano con buona precisione entrambe sui 680mV.

Altrimenti si può fare una simulazione con LTSpice che ci permette, in primo luogo di inserire i collegamenti tra MOSFET, poi di andare a modificare la NetList come segue per ottenere i modelli analitici desiderati per i MOSFET.

* C:\Documents and Settings\Andrea Mazzotti\Desktop\Draft2.asc

```
m1 n001 n002 n003 n003 si1031
```

```
m2 n003 n002 0 0 fdn335
```

```
v1 n002 0 pulse(0 2 0 1 1 0 2 2)
```

```
.model fdn335 vdmosp(rg=3 rd=9.6m rs=7.2m vto=-.9 kp=62 cgdmax=.31n cgdmin=.31n cgs=.12n  
cjo=.21n is=21p rb=12m mfg=fairchild vds=20 ron=78m qg=10.5n)
```

```
.model si1031 vdmosp(pchan rg=3 vto=-.8 rd=480m rs=360m rb=600m kp=3 cgdmax=.1n  
cgdmin=.01n cgs=.033n cjo=.1n is=3p mfg=siliconix vds=-20 ron=20 qg=0.3n)
```

```
v2 n001 0 1.2
```

```
.dc V1 0 2 0.01*(tipo di analisi effettuata: transizione DC tra 0 e 2V dell'ingresso)
```

```
.end
```

Il risultato della simulazione con LTSpice è una tipica caratteristica da invertitore Cmos con soglia di commutazione intorno ai 680mV come ci si aspettava.

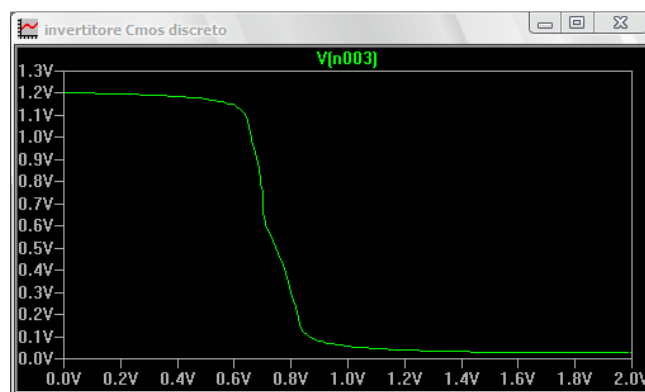


Figura 52: Grafico di simulazione Spice dell'invertitore discreto

Quindi si è riusciti ad ottenere una combinazione che porta ad avere una commutazione più bassa rispetto alla precedente che si attestava intorno ad 1V.

Tuttavia non è sufficiente perché bisogna tenere anche conto del fatto che la capacità parassita di ingresso di questo invertitore è molto superiore alla precedente (15pF).

La si può calcolare approssimativamente in questo modo:

$$C_{in} = K_i C_{ox} L^2 \left(\left(\frac{W}{L} \right)_n + \left(\frac{W}{L} \right)_p \right) = K_i C_{ox} ((WL)_n + (WL)_p)$$

dove K_i è una costante che può assumere valori da 1 a 10 (se non segnalato si suppone uguale a 1), C_{ox} è la capacità del canale per unità di area, W è l'ampiezza del condensatore MOS sul gate e L è la lunghezza del condensatore MOS sul gate.

Tutti questi dati per il calcolo possono essere letti dal datasheet del Pmos e dell'Nmos, il valore che ne risulta si attesta intorno ai 310pF.

L'importante è controllare che lo stadio a monte abbia una capacità di nodo superiore di almeno un ordine di grandezza, quindi in pratica lo stadio del filtro RC che fornisce PeakPulse agli invertitori deve avere almeno $C_8 = 3nF$. Con questa modifica è stato necessario alzare il valore di questa capacità e regolare di conseguenza la resistenza R16.

A questo punto si può abbassare il valore della tensione del DC/DC che viene portata a 1.2V così da consumare meno energia in questo stadio ed in tutti quelli da esso alimentati.

Il bilancio complessivo tra l'energia risparmiata e quella consumata risulta negativo.

Dai dati sul rendimento delle condizioni 7, 8, 9 (non riportate) si evince che la soluzione a mosfet discreti non migliora il rendimento, anzi porta ad un suo abbassamento. **Pertanto si deve scartare l'opzione di usare invertitori a componenti discreti, almeno fino a che non si trovino dei mosfet che, oltre alla soglia di accensione bassa, hanno anche una bassa capacità di ingresso cioè quella tra Gate e Source.**

Si ritorna quindi ad usare nelle misure di laboratorio gli inverter integrati che ci portano ad un rendimento superiore al 60% nel suo picco.

3.7 GENERARE RA1 DA PmosCTRL1

Per rendere più efficiente la generazione di RA1 si è pensato di usare il corrispettivo di MAX1neg innalzato in tensione che è PMosCTRL1.

In questo modo si riesce ad ottenere un transitorio di scarica che caratterizza RA1 di ampiezza maggiore potendo così ridurre la costante $R_{22}C_{12}$ calando il valore di C_{12} in modo da trasferire un quantità minore di carica.

Si riesce ad ottenere un miglioramento con questa modifica per il fatto che è già presente il segnale PMosCTRL1 e non è necessario generarlo appositamente.

Il segnale RA1 deve avere un valore in tensione superiore alla soglia dell'Nmos FDN335 almeno per il tempo necessario per trasferire completamente l'energia dall'induttanza fino alla capacità di storage. Quindi si tratta di un transitorio di oscillazione la cui durata massima si può calcolare:

$$T_0 = 2\pi\sqrt{LC_{\text{storage}}} \rightarrow T_{\text{high-minimo}} = \frac{1}{4}T_0 = \frac{1}{2}\pi\sqrt{LC_{\text{storage}}} \cong 902\mu\text{sec}$$

Questo è il valore minimo che deve assumere T_{high} quindi si progetterà il transitorio di RA1 perché soddisfi questo requisito senza tuttavia eccedere altrimenti calerebbe il rendimento.

Inoltre in questo modo è possibile diminuire ulteriormente il numero degli invertitori utilizzati nello stadio precedente usando quindi meno componenti e riducendo il consumo statico.

Pertanto in termini grafici quello che si ottiene alzando il valore di partenza del transitorio descritto da RA1 si può comprendere molto bene dalla *Figura 53*.

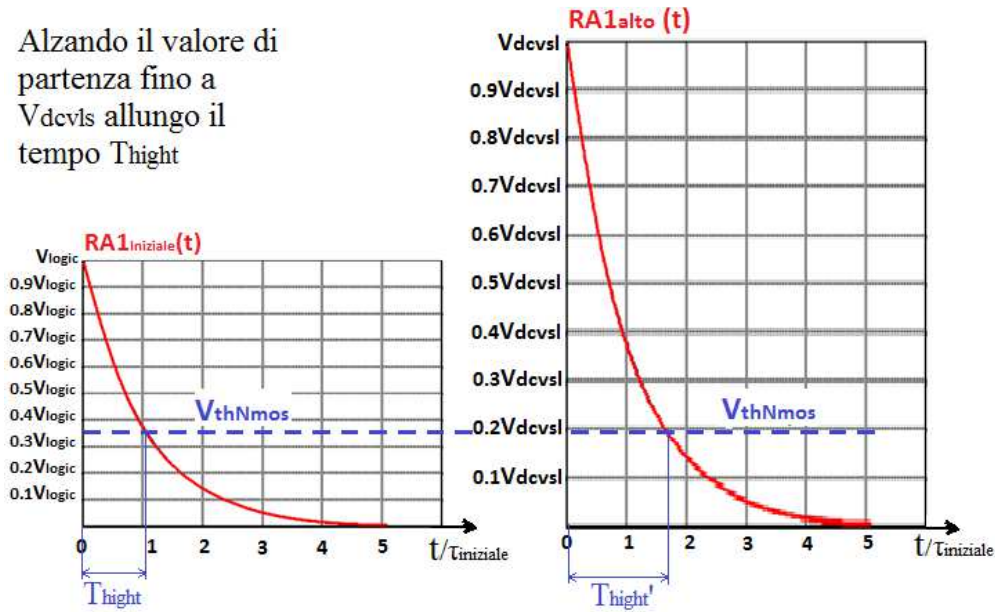


Figura 53: Grafico RA1 iniziale e RA1 innalzato in tensione

Avendo allungato il tempo T_{high} si può quindi procedere a ridurre la costante $R_{22}C_{12}$ ($\tau_{iniziale}$) in maniera tale da ottimizzarla per soddisfare il requisito minimo e non diminuire il rendimento.

Inizialmente il tempo T_{high} era:

$$V_{thNmos} = V_{logic} * e^{-\left(\frac{T_{high}}{\tau_{iniziale}}\right)} \quad \text{con } \tau_{iniziale} = 880\mu sec, V_{logic} = 2.5V, V_{thNmos} = 0.9V$$

$$\rightarrow T_{high} = \tau_{iniziale} * \ln\left(\frac{V_{logic}}{V_{thNmos}}\right) \cong 900\mu sec$$

Con questo innalzamento diventa:

$$T_{high}' = \tau_{iniziale} * \ln\left(\frac{V_{dcvsl}}{V_{thNmos}}\right)$$

In questo caso il valore di T_{high} dipende dal valore della V_{dcvsl} che è quello più alto tra V_{rect1} e V_{est} , ma in ogni caso sempre maggiore di V_{logic} dato che sotto i 3V la conversione attiva non può iniziare.

Per procedere alla progettazione si studia il caso peggiore prendendo $V_{dcvsl}=3V$, in tal caso:

$$T_{high}' = 1059\mu sec$$

Si può quindi ridurre in parte la costante $R_{22}C_{12}$; nel caso limite si nota che la costante di tempo nuova può assumere il valore di:

$$\tau_{modificata} \geq - \frac{T_{high-minimo}}{\ln\left(\frac{V_{thNmos}}{V_{dcvsl}}\right)} = 749\mu sec$$

Vista questa possibilità si è deciso di calare la costante di tempo $R_{22}C_{12}$ portandola a valori più bassi di 880μsec ($\tau_{iniziale}$) prendendo $R_{22}= 8.2M\Omega$ e $C_{12}= 100pF$, quindi:

$$\tau_{modificata} = 820\mu sec$$

In questo modo si sono migliorate le prestazioni del circuito come evidenziato dai risultati di rendimento in Condizione 10.

Condizione 10 :

$C_8= 120pF$, $V_{logic}=2,5V$, R_{16} regolata di conseguenza (vedi capitolo 3.1.3), MAX1 sostituito con NmosCTRL1 per alzare livello tensione comando di Q_2 , calato di due il numero degli invertitori integrati in catena, mantenuta la $C_{st}=33\mu F$, segnale per generare RA1 è preso da PmosCTRL1, senza utilizzo di R_{21}

La tabella delle impostazioni iniziali viene riportata al suo valore iniziale quindi si faccia riferimento alla Tabella 2.

Si inseriscono: il numero di attivazioni, le tensioni impostate dall'Energy Meter e la corrente di consumo in Tabella 10.

Condizione 10							
V [V]	V_{ih} [V]	V_{il} [V]	N_{att}	P_{out} [W]	η [%]	$I_{consumo}$ [μA]	$P_{consumata}$ [μW]
8	8,1	7,9	116	0,000206	35,563	20,90	167,20
7	7,1	6,9	189	0,000295	51,011	10,50	73,50
6	6,1	5,9	250	0,000337	58,255	7,80	46,80
5	5,1	4,9	301	0,000341	58,989	4,50	22,50
4	4,1	3,9	374	0,000345	59,627	3,10	12,40
3	3,1	2,9	489	0,00035	60,607	2,00	6,00
2	2,1	1,9	552	0,00028	48,494	1,54	3,08
1	1,1	0,9	381	0,000103	17,790	0,52	0,52

Tabella 10: Misura in condizione 10

Si osservino adesso quali risultati producono sul rendimento le modifiche fatte:

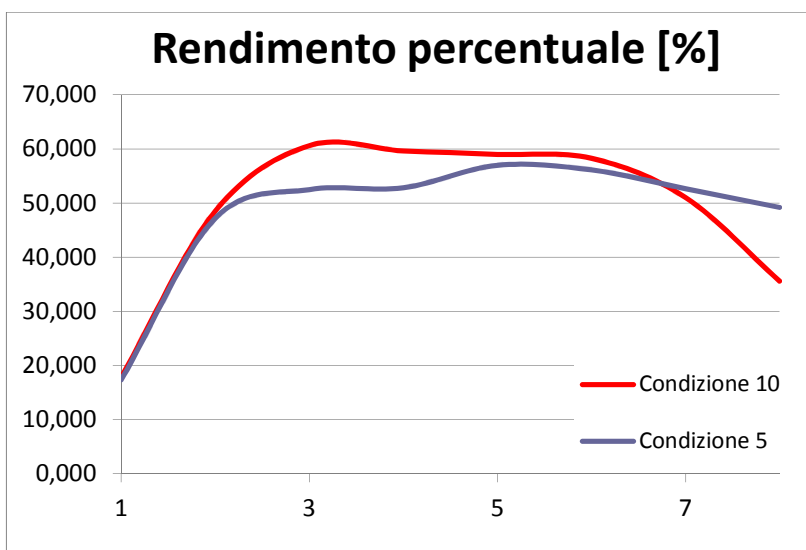


Figura 54: Rendimento in condizione 10

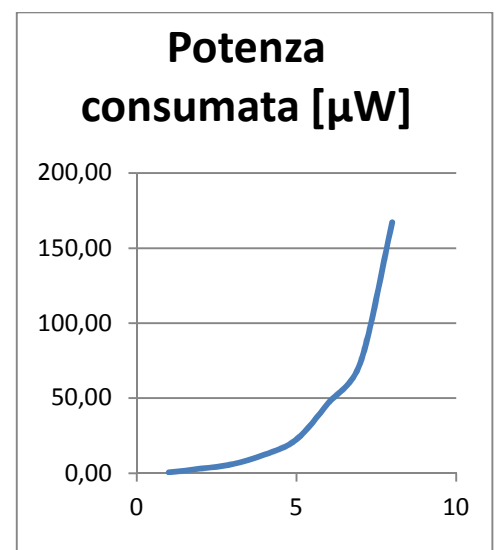


Figura 55: Consumi in condizione 10

Si noti come, con tensioni di uscita basse, si abbia un notevole miglioramento della caratteristica di rendimento in quanto la V_{dscl} assume valori prossimi a quello usato nella progettazione di T_{high} . Infatti in tale zona la durata del transitorio $RA1$ è ottimale per massimizzare l'efficienza, mentre invece per valori alti di tensione in uscita il rendimento cala leggermente a causa dell'eccessiva durata T_{high} che mantiene acceso Q_2 per un tempo superiore al necessario, consumando inutilmente potenza statica.

La modifica effettuata viene mantenuta e si cerca il modo di ridurre l'effetto di consumo ad alta tensioni in uscita.

Nota: Non è stata inserita la resistenza R_{21} che avrebbe il compito di assicurare un tempo di ritardo tra $PmosCTRL1$ e $RA1$. In seguito si sono effettuate prove di inserimento della resistenza R_{21} con vari ordini di grandezza, ma l'inserimento questa resistenza ha sempre portato ad un peggioramento del rendimento, pertanto si è deciso di eliminarla.

Quindi le condizioni 10'', 11 e 12 sono prove che non hanno fornito risultati positivi e sono state eliminate. Si passa perciò alla condizione 13.

3.8 RIDUZIONE DEI CONSUMI STATICI E COMPONENTI

Al fine di ridurre il numero di componenti necessari per la realizzazione di questo circuito e per eliminare eventuali consumi superflui, si sono cercati nello schema elettrico dei componenti che potevano essere omessi senza compromettere il funzionamento.

In fase di progettazione iniziale di questo circuito erano stati inseriti tre stadi invertitori discreti nella rete per passaggio alla fase attiva. L'unico motivo per cui possono essere inseriti tanti stadi invertitori in serie, senza usufruire dei nodi intermedi, è quello di rendere maggiormente veloce la transizione del gradino di commutazione.

La rete di passaggio alla fase attiva ha il solo scopo di spegnere il MOSFET depletion quando la capacità di storage è sufficientemente carica per avviare la fase attiva di conversione. Questa commutazione avviene una volta sola nella carica e una volta sola nella scarica, in ogni caso si tratta di un segnale che commuta raramente.

Quindi non c'è nessun bisogno che la commutazione avvenga in modo più rapido di quanto riesca a fare anche un solo stadio invertitore, per cui, si sono tolti i due stadi invertitori in cascata e si è dimostrato sperimentalmente che il funzionamento è garantito anche in questa maniera.

Una volta che ci si è assicurati del corretto funzionamento, si procede con la misura del rendimento per capire come e quanto abbia questo influito. Dalle misure fatte si potrà trarre queste conclusioni.

Inoltre sempre nella rete di passaggio alla fase attiva sono presenti sei diodi che servono per definire la soglia. Si è provato a rimuoverne uno e si è verificato che il funzionamento è comunque garantito.

Togliendo un diodo dalla rete per il passaggio alla fase attiva, oltre alla riduzione del consumo, in più si ottiene una commutazione di fase più precoce.

Si analizzino dunque i risultati:

Condizione 13:

$C_8 = 120\text{pF}$, $V_{\text{logic}} = 2,5\text{V}$, R_{16} regolata di conseguenza (vedi capitolo 3.1.3), MAX1 sostituito con NmosCTRL1 per alzare livello tensione comando di Q_2 , calato di due il numero degli invertitori integrati in catena, mantenuta la $C_{\text{storage}} = 33\mu\text{F}$, segnale per generare RA1 è preso da PmosCTRL1, senza utilizzo di R_{21} , calata $C_{12} = 100\text{pF}$ e alzata $R_{22} = 8,2\text{Mohm}$, riduzione di due stadi invertitori anche nella rete per passaggio alla fase attiva e tolto un diodo sempre nella stessa.

La tabella delle impostazioni iniziali si riferisce a Tabella 2.

Si inseriscono: il numero di attivazioni, le tensioni impostate dall'Energy Meter e la corrente di consumo in Tabella 10.

Condizione 13							
V [V]	V_{ih} [V]	V_{il} [V]	N_{att}	P_{out} [W]	η [%]	I_{consumo} [μA]	$P_{\text{consumata}}$ [μW]
8	8,1	7,9	182	0,000324	56,022	9,500	76,000
7	7,1	6,9	218	0,000312	54,022	7,000	49,000
6	6,1	5,9	268	0,000362	62,542	6,000	36,000
5	5,1	4,9	300	0,00034	58,787	5,500	27,500
4	4,1	3,9	371	0,000342	59,126	2,000	8,000
3	3,1	2,9	429	0,000304	52,618	1,100	3,300
2	2,1	1,9	551	0,00028	48,393	0,500	1,000
1	1,1	0,9	426	0,000118	20,439	0,300	0,300

Tabella 11: Misura in condizione 13

Si osservino adesso quali risultati producono sul rendimento le modifiche fatte:

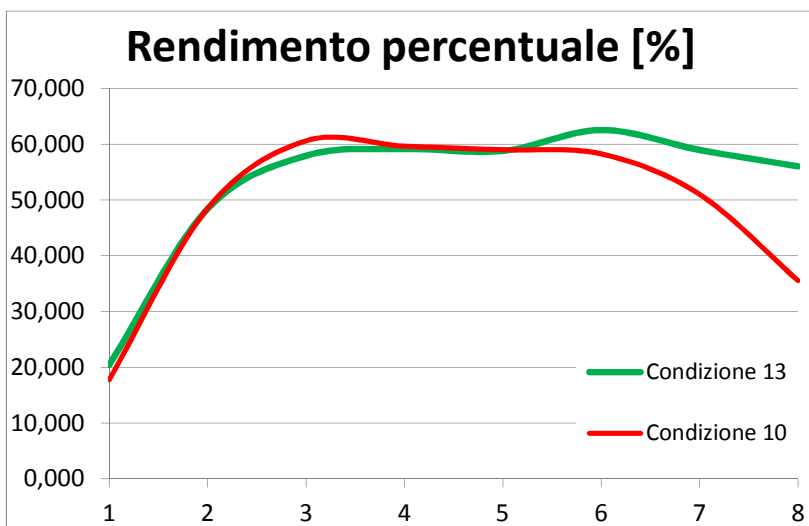


Figura 56: Rendimento in condizione 13

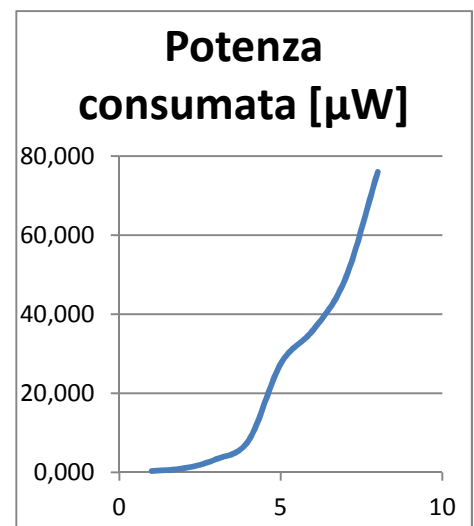


Figura 57: Consumi in condizione 13

Come si può notare togliendo i componenti superflui per il funzionamento del circuito si è riusciti a ridurre il consumo statico di potenza soprattutto per quanto riguarda le tensioni di valore alto.

In definitiva la curva verde in Figura 56 mostra il risultato finale dell'ottimizzazione ottenuta sul circuito in questione nel corso dell'elaborazione di questa tesi di laurea.

3.9 SCHEMA ELETTRICO DOPO LE MODIFICHE

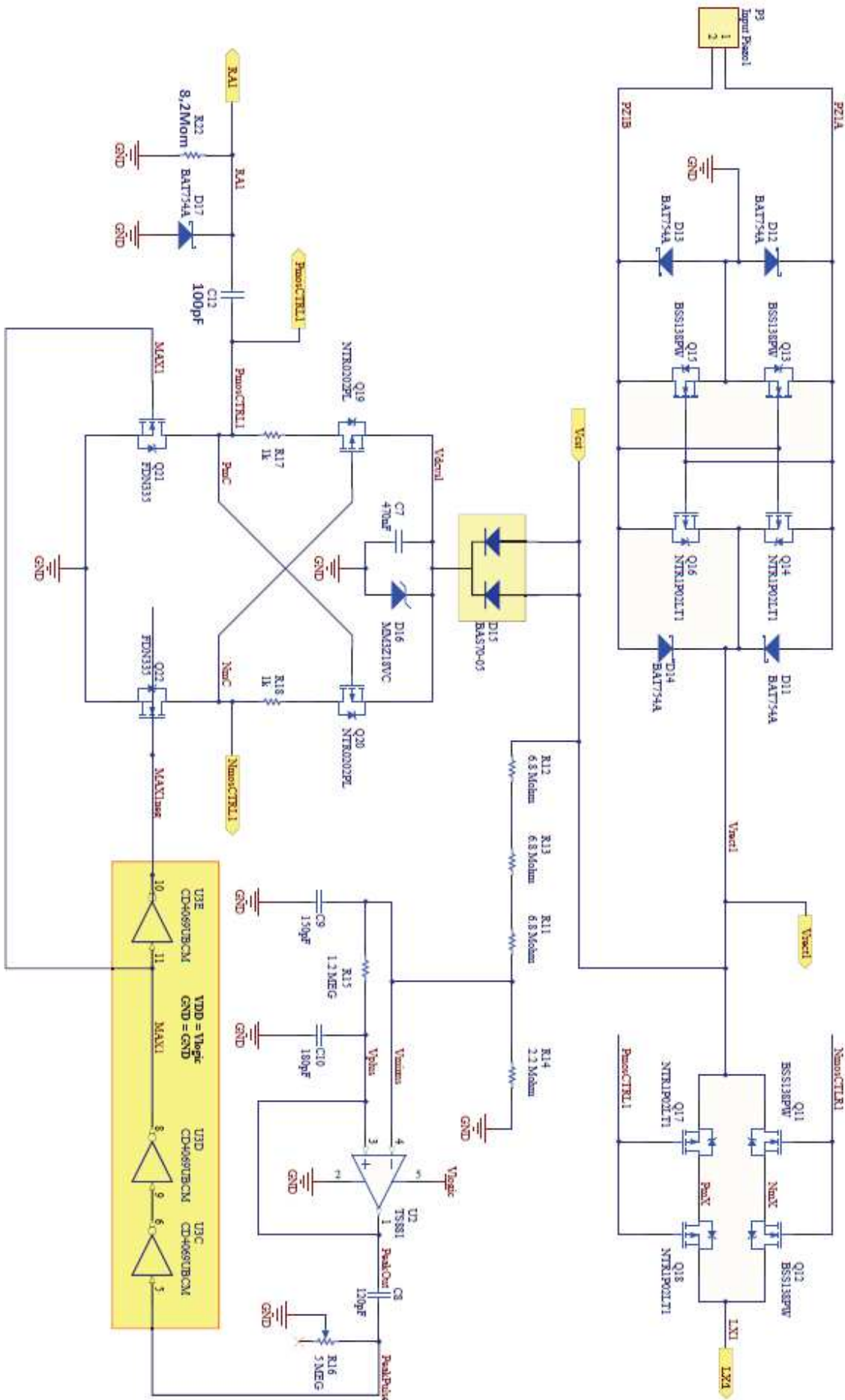


Figura 58: Schema elettrico dopo modifiche 1^a parte

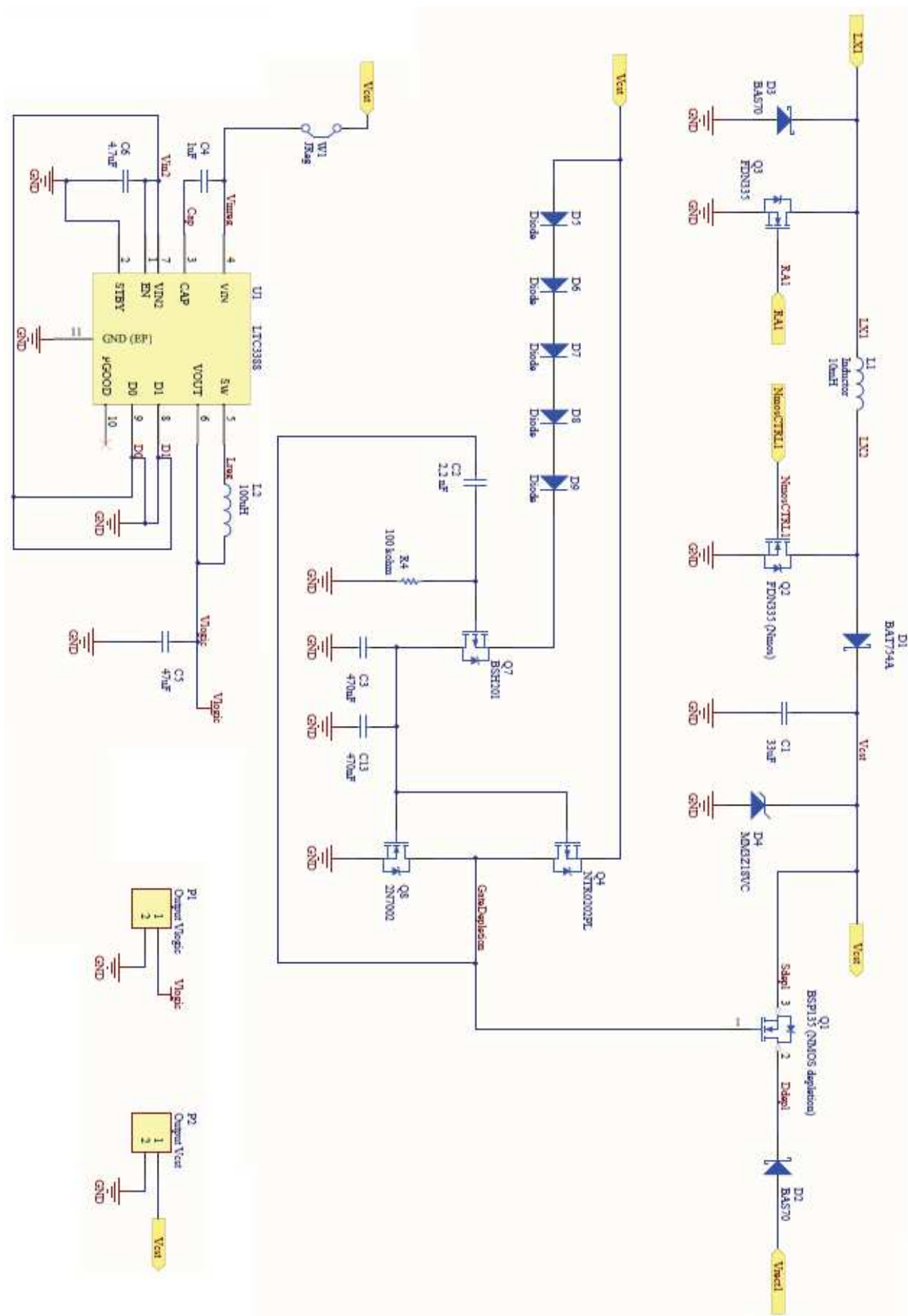


Figura 59: Schema elettrico dopo modifiche 2^a parte

CONCLUSIONI

Per i risultati ottenuti si può affermare che i miglioramenti sul convertitore preso in esame sono stati ottenuti. Possono essere quantificati sia in termini di aumento dell'efficienza che in termini di abbassamento dei consumi interni.

Miglioramenti per quanto riguarda l'efficienza:

- Regolando finemente R_{16} si è potuto ottenere il minor tempo di Comando 1 (vedi Capitolo 1) in grado di trasferire completamente l'energia senza posticipare troppo l'inizio di RA1.
- Togliendo la resistenza R_{21} si è raggiunto ipoteticamente il limite minimo di ritardo temporale tra PmosCTRL1 e RA1, in quanto è aumentato il rendimento.
- Modificando la costante di tempo $R_{22}C_{12}$ che è stata avvicinata al suo valore limite fino a raggiungere un buon compromesso tra pieno funzionamento e buona efficienza.
- Riducendo il numero di diodi nella rete per il passaggio alla fase attiva si è resa più precoce.

Miglioramenti per quanto riguarda i consumi:

- Riduzione della parte capacitiva nella costante di tempo $R_{16}C_8$ e in quella di $R_{22}C_{12}$ con conseguente riduzione del consumo di potenza dinamica.
- Riduzione degli stadi invertitori sia nello stadio di generazione dei comandi che in quello della rete per il passaggio alla fase attiva, in tal modo si è ridotto anche il consumo di potenza statica.
- Utilizzando NmosCTRL1 invece di MAX1 si è reso più conduttivo Q2, riducendo la caduta tra Drain e Source e di conseguenza anche la potenza su di esso consumata.

Si confrontano adesso i risultati finali ottenuti con quelli delle misure iniziali, fatte a priori del processo di ottimizzazione, discutendo i miglioramenti ottenuti.

I dati del rendimento e del consumo in condizione iniziale e finale (13) sono disponibili in *Tabella 3* e *11*, ma per rendere maggiormente comprensibili i miglioramenti conseguiti si è creato un grafico che include entrambi i valori permettendo così una rapida constatazione.

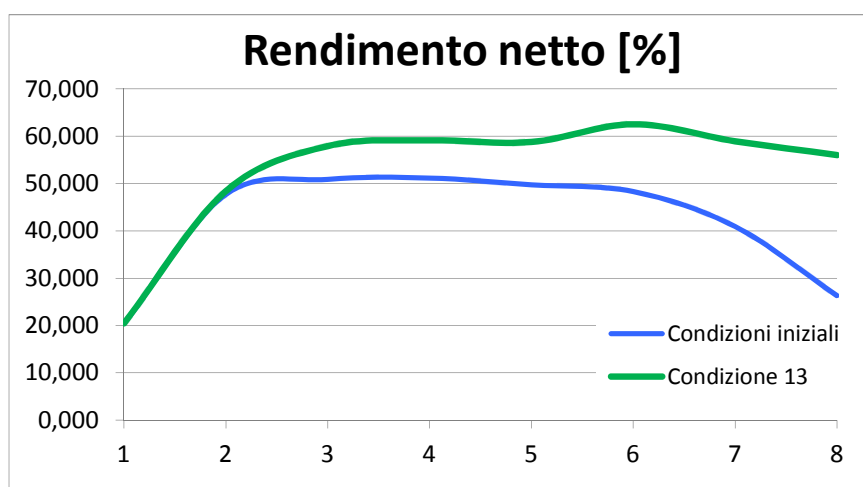


Figura 60: Confronto del rendimento iniziale con condizione 13

Si può vedere come la curva del rendimento sia stata portata a valori superiori, anche di 14 punti percentuali in certi punti di lavoro rispetto al caso precedente.

Non solo sono stati migliorati i rendimenti in tutti i punti di lavoro in fase attiva, ma si è resa anche più stabile la curva per tensioni di uscita alte. Infatti si può notare che la curva del rendimento iniziale per valori alti di tensione calava notevolmente rispetto al suo massimo, questo a causa degli eccessivi consumi di potenza statica nel circuito così come era progettato in precedenza.

Nella curva di rendimento in Condizione 13 invece il valore per tensioni alte (8V) si discosta di poco dal picco della curva. Questo risultato è dovuto alla nuova progettazione in quanto i componenti, anche quando vengono alimentati con tensioni alte, sono in grado di non consumare gran parte della potenza in ingresso.

Si osservino ora i consumi in *Figura 59* che dimostrano appunto quanto appena detto.

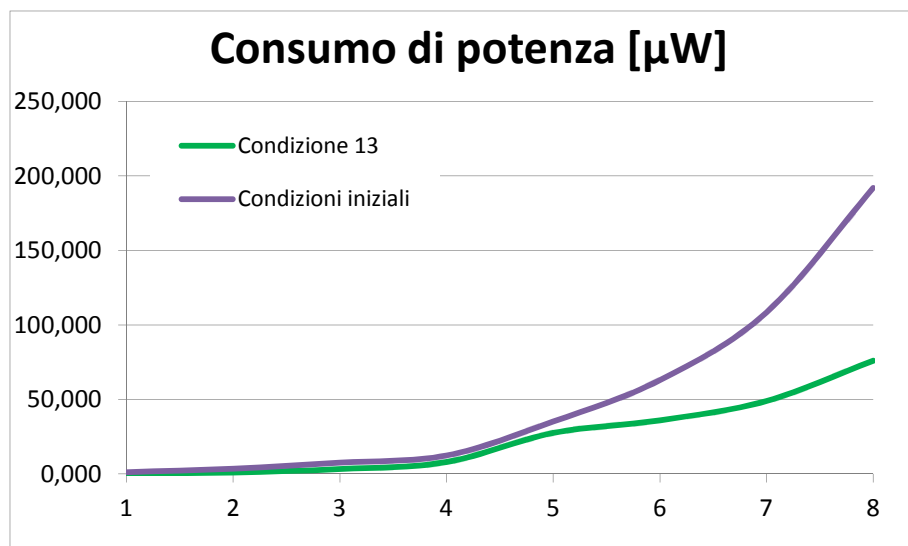


Figura 61: Confronto del consumo iniziale con condizione 13

Come si può notare infatti i consumi per alte tensioni in uscita sono calati notevolmente giustificando quindi tutti i miglioramenti ottenuti.

L'obiettivo di questa tesi è stato pertanto raggiunto con buoni risultati, sicuramente sarebbe ancora possibile migliorare questa condizione di funzionamento in tanti modi e facendo ulteriori prove.

Ad esempio avendo a disposizione dispositivi con caratteristiche migliori di quelli attuali o anche modificando interi blocchi del convertitore una volta che se ne sono trovati di più efficienti.

ELENCO FIGURE

<i>Figura 1: Convertitore montato su breadboard</i>	<i>3</i>
<i>Figura 2: Convertitore passivo.....</i>	<i>4</i>
<i>Figura 3: Convertitore attivo.....</i>	<i>4</i>
<i>Figura 4: Schema a blocchi convertitore attivo</i>	<i>5</i>
<i>Figura 5: Sensore piezoelettrico.....</i>	<i>6</i>
<i>Figura 6: Raddrizzatore a doppia semionda</i>	<i>6</i>
<i>Figura 7: Rete di carica della capacità di storage.....</i>	<i>7</i>
<i>Figura 8: Schema elettrico dell'interruttore T1</i>	<i>8</i>
<i>Figura 9: Simbolo Nmos.....</i>	<i>8</i>
<i>Figura 10: Transcaratteristica Nmos</i>	<i>8</i>
<i>Figura 11: Simbolo Pmos</i>	<i>9</i>
<i>Figura 12: Transcaratteristica Pmos</i>	<i>9</i>
<i>Figura 13: Schema elettrico dell'interruttore T2</i>	<i>10</i>
<i>Figura 14: Schema elettrico dell'interruttore T3</i>	<i>10</i>
<i>Figura 15: Grafico andamento NmosCTRL1, PmosCTRL1, MAX1, RA1</i>	<i>10</i>
<i>Figura 16: Schema elettrico T_{att}</i>	<i>11</i>
<i>Figura 17: Schema elettrico convertitore DC/DC.....</i>	<i>11</i>
<i>Figura 18: Schema elettrico della rete per il passaggio alla fase attiva.....</i>	<i>12</i>
<i>Figura 19: Schema elettrico del rilevatore di picco</i>	<i>13</i>
<i>Figura 20: Grafico di Vminus, Vplus, PeakOut.....</i>	<i>13</i>
<i>Figura 21: Schema elettrico della 1^ parte del gen. di imp. di durata regolabile</i>	<i>14</i>
<i>Figura 22: Grafico di PeakOut e PeakPulse</i>	<i>14</i>
<i>Figura 23: Schema elettrico della 2^ parte del gen. di imp. di durata regolabile</i>	<i>15</i>
<i>Figura 24: Grafico di PeakPulse, MAXIneg e MAX1</i>	<i>15</i>
<i>Figura 25: Derivatore passivo ed equivalente di Laplace</i>	<i>16</i>
<i>Figura 26: Diagramma di Bode del derivatore passivo</i>	<i>17</i>
<i>Figura 27: Grafico della risposta temporale del derivatore passivo</i>	<i>17</i>
<i>Figura 28: Grafico di MAXIneg, RA1'ed RA1</i>	<i>18</i>
<i>Figura 29: Schema elettrico del bistabile.....</i>	<i>19</i>
<i>Figura 30: Schema elettrico complessivo 1^ parte.....</i>	<i>20</i>
<i>Figura 31: Schema elettrico complessivo 2^ parte.....</i>	<i>21</i>
<i>Figura 32: Grafico controllo con isteresi dell'Energy Meter</i>	<i>22</i>
<i>Figura 33: Schema a blocchi concettuale del procedimento misura.....</i>	<i>23</i>
<i>Figura 34: Simulazione sensore piezoelettrico.....</i>	<i>23</i>
<i>Figura 35: Tavolo di misura senza oscilloscopio e amperometro.....</i>	<i>24</i>
<i>Figura 36: Tavolo di misura completo</i>	<i>24</i>
<i>Figura 36bis: Tavolo di misura completo-foto</i>	<i>25</i>
<i>Figura 37: Collegamento amperometro</i>	<i>25</i>

<i>Figura 38: Rendimento in condizioni iniziali</i>	<i>28</i>
<i>Figura 39: Consumi in condizioni iniziali</i>	<i>28</i>
<i>Figura 40: R_{16} regolata troppo piccola</i>	<i>30</i>
<i>Figura 41: R_{16} regolata troppo grande.....</i>	<i>30</i>
<i>Figura 42: Regolazione corretta di R_{16}.....</i>	<i>31</i>
<i>Figura 43: Rendimento in condizione 2.....</i>	<i>32</i>
<i>Figura 44: Consumi in condizione 2.....</i>	<i>32</i>
<i>Figura 45: Rendimento in condizione 3.....</i>	<i>33</i>
<i>Figura 46: Rendimento in condizione 4.....</i>	<i>34</i>
<i>Figura 47: Consumi in condizione 4.....</i>	<i>34</i>
<i>Figura 48: Rendimento in condizione 5.....</i>	<i>36</i>
<i>Figura 49: Consumi in condizione 5.....</i>	<i>36</i>
<i>Figura 50: Rendimento in condizione 6''</i>	<i>37</i>
<i>Figura 51: Schema elettrico invertitore Cmos discreto.....</i>	<i>38</i>
<i>Figura 52: Grafico di simulazione Spice dell'invertitore discreto.....</i>	<i>39</i>
<i>Figura 53: Grafico $RA1$ iniziale e $RA1$ innalzato in tensione</i>	<i>41</i>
<i>Figura 54: Rendimento in condizione 10.....</i>	<i>42</i>
<i>Figura 55: Consumi in condizione 10.....</i>	<i>42</i>
<i>Figura 56: Rendimento in condizione 13.....</i>	<i>44</i>
<i>Figura 57: Consumi in condizione 13.....</i>	<i>44</i>
<i>Figura 58: Schema elettrico dopo modifiche 1^ parte.....</i>	<i>45</i>
<i>Figura 59: Schema elettrico dopo modifiche 2^ parte.....</i>	<i>46</i>
<i>Figura 60: Confronto del rendimento iniziale con condizione 13.....</i>	<i>47</i>
<i>Figura 61: Confronto del consumo iniziale con condizione 13.....</i>	<i>48</i>

ELENCO TABELLE

<i>Tabella 1: Combinazioni di I/O del bistabile.....</i>	<i>19</i>
<i>Tabella 2: Costanti di misurazione.....</i>	<i>28</i>
<i>Tabella 3: Misura in condizioni iniziali.....</i>	<i>28</i>
<i>Tabella 4: Misura in condizione 2</i>	<i>32</i>
<i>Tabella 5: Misura in condizione 3</i>	<i>33</i>
<i>Tabella 6: Misura in condizione 4</i>	<i>34</i>
<i>Tabella 7: Misura in condizione 5</i>	<i>35</i>
<i>Tabella 8: Costanti di misurazione modificate</i>	<i>37</i>
<i>Tabella 9: Misura in condizione 6''</i>	<i>37</i>
<i>Tabella 10: Misura in condizione 10</i>	<i>42</i>
<i>Tabella 11: Misura in condizione 13</i>	<i>44</i>

BIBLIOGRAFIA

- [1] M. Filippi, M. Dini, M. Tartagni, A. Romani, "A Nano-current Synchronous Electric Charge Extractor for Piezoelectric Energy Harvesting", pubblicazione in corso di review, 2013
- [2] Introduzione alla piezoelettricità da Wikipedia:
<http://it.wikipedia.org/wiki/Piezoelettricit%C3%A0>
- [3] Datasheet diodo rapido 1N4148: <http://www.alldatasheet.com/datasheet-pdf/pdf/15021/PHILIPS/1N4148.html>
- [4] Datasheet 2N7002 Nmos: <http://www.alldatasheet.com/datasheet-pdf/pdf/14639/PANJIT/2N7002.html>
- [5] Datasheet BAS70 Diodo:
<http://www.alldatasheet.com/datasheet-pdf/pdf/15988/PHILIPS/BAS70.html>
- [6] Datasheet BAT754A Diodo:
<http://www.alldatasheet.com/datasheet-pdf/pdf/16007/PHILIPS/BAT754A.html>
- [7] Datasheet BSH201 Pmos: <http://www.alldatasheet.com/datasheet-pdf/pdf/16647/PHILIPS/BSH201.html>
- [8] Datasheet BSP135 Nmos depletion: <http://www.alldatasheet.com/datasheet-pdf/pdf/44739/SIEMENS/BSP135.html>
- [9] Datasheet BSS138PW Nmos: <http://www.alldatasheet.com/datasheet-pdf/pdf/448093/PHILIPS/BSS138PW.html>
- [10] Datasheet CD4069UBCM Array di Inverter:
<http://www.alldatasheet.com/datasheet-pdf/pdf/50857/FAIRCHILD/CD4069UBCM.html>
- [11] Datasheet FDN335 Nmos: <http://www.alldatasheet.com/datasheet-pdf/pdf/51380/FAIRCHILD/FDN335.html>
- [12] Datasheet LTC3388 convertitore DC-DC:
<http://www.alldatasheet.com/datasheet-pdf/pdf/407842/LINER/LTC3388-1.html>
- [13] Datasheet MM3Z18VC Diodo Zener:
<http://www.alldatasheet.com/datasheet-pdf/pdf/210838/FAIRCHILD/MM3Z18VC.html>
- [14] Datasheet NTR1P02LT1 Pmos: <http://www.alldatasheet.com/datasheet-pdf/pdf/93872/ONSEMI/NTR1P02LT1.html>
- [15] Datasheet NTR0202PL Pmos: <http://www.alldatasheet.com/datasheet-pdf/pdf/86889/ONSEMI/NTR0202PL.html>
- [16] Datasheet SI1031R Pmos:
<http://www.alldatasheet.com/datasheet-pdf/pdf/85143/VISHAY/SI1031R.html>
- [17] Datasheet TS881 amplificatore operazionale: <http://www.alldatasheet.com/datasheet-pdf/pdf/470704/STMICROELECTRONICS/TS881.html>
- [18] Datasheet BOURNS - 3296Y-1-505LF - TRIMMER, 25 TURN 5M: <http://www.farnell.com/datasheets/684085.pdf>
- [19] Datasheet ALD110804 Nmos: <http://www.alldatasheet.com/datasheet-pdf/pdf/466408/ALD/ALD110804PCL.html>